

PCT

世界知的所有権機関
国際事務局
特許協力条約に基づいて公開された国際出願



(51) 国際特許分類6 H01L 21/205		A1	(11) 国際公開番号 WO97/39476
			(43) 国際公開日 1997年10月23日 (23.10.97)
<p>(21) 国際出願番号 PCT/JP97/00855</p> <p>(22) 国際出願日 1997年3月17日 (17.03.97)</p> <p>(30) 優先権データ 特願平8/96496 特願平8/98218 特願平8/98219 特願平8/304383</p> <p>(71) 出願人 (米国を除くすべての指定国について) 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP] 〒571 大阪府門真市大字門真1006番地 Osaka, (JP)</p> <p>(72) 発明者: および (75) 発明者/出願人 (米国についてのみ) 北島 真 (KITABATAKE, Makoto) [JP/JP] 〒631 奈良県奈良市富雄北3丁目17番13-501 Nara, (JP)</p> <p>(74) 代理人 弁理士 池内寛幸, 外 (IKEUCHI, Hiroyuki et al.) 〒530 大阪府大阪市北区西天満4丁目3番25号 梅田プラザビル401号室 Osaka, (JP)</p>			<p>(81) 指定国 JP, KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書 補正書・説明書</p>
<p>(54) Title: SiC ELEMENT AND PROCESS FOR ITS PRODUCTION</p> <p>(54) 発明の名称 SiC素子及びその製造方法</p> <p>(57) Abstract An element of silicon carbide (SiC) of a wide band gap semiconductor material, which can be applied to semiconductor devices such as high power devices, high temperature devices and environment-resistant devices. The element is produced by heating a silicon carbide crystal in an oxygen atmosphere to form a silicon oxide thin film over the surface of the silicon carbide crystal and etching the silicon oxide thin film. A process for producing the silicon carbide element and the single crystal thin film is also disclosed. This SiC element has a patterned surface having a step and a terrace and a surface defect density of below 10^8 cm⁻², or has a laminar structure in which at least an n-type silicon carbide crystal is formed on an n-type Si substrate surface.</p>			

(57) 要約

炭化珪素結晶を酸素雰囲気で加熱し酸化珪素薄膜を炭化珪素結晶表面に形成し、前記炭化珪素結晶表面に形成された酸化珪素薄膜をエッティングすることにより、高パワーデバイス・高温デバイス・耐環境性デバイスなどの半導体素子に応用可能な、ワイドバンドギャップ半導体材料である、炭化珪素(SiC)の素子及び単結晶薄膜の製造方法を提供する。前記SiC素子は、パターン化された段差とテラスを有する表面により構成され、表面欠陥密度が 10^8 cm^{-2} 以下であるか、または少なくとも、n型の炭化珪素結晶がn型のSi基板表面に形成された層状構造を含む構造である。

参考情報

PCTに基づいて公開される国際出願のパンフレット第一頁に記載されたPCT加盟国を特定するために使用されるコード

AL	アルバニア	ES	スペイン	LR	リベリア	SG	シンガポール
AM	アルメニア	FI	フィンランド	LS	レソト	SI	スロヴェニア
AT	オーストリア	FR	フランス	LT	リトアニア	SK	スロヴァキア共和国
AU	オーストラリア	GA	ガボン	LU	ルクセンブルグ	SL	シェラオネ
AZ	アゼルバイジャン	GB	英國	LV	ラトヴィア	SN	セネガル
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	MC	モナコ共和国	SZ	スワジランド
BB	バルバドス	GH	ガーナ	MD	モルドヴァ共和国	TD	チャード
BE	ベルギー	GM	ガンビア	MG	マダガスカル	TG	トーゴ
BF	ブルキナ・ファソ	GN	ギニア	MK	マケドニア旧ユーゴス	TJ	タジキスタン
BG	ブルガリア	GR	ギリシャ	ML	ラヴィア共和国	TM	トルクメニスタン
BH	ベナン	HU	ハンガリー	MN	マリ	TR	トルコ
BR	ブラジル	ID	インドネシア	MR	モンゴル	TT	トリニダード・トバゴ
BY	ベラルーシ	IE	アイルランド	MW	モーリタニア	UA	ウクライナ
CA	カナダ	IL	イスラエル	MX	マラウイ	UG	ウガンダ
CF	中央アフリカ共和国	IS	イスランド	NE	メキシコ	US	米国
CG	コンゴ	IT	イタリア	NL	ニジェール	UZ	ウズベキスタン
CH	スイス	JP	日本	NO	オランダ	VN	ヴィエトナム
CI	コート・ジボアール	KE	ケニア	NZ	ノルウェー	YU	ユーゴスラビア
CM	カメルーン	KG	キルギスタン	PZ	ニュージーランド	ZW	ジンバブエ
CN	中国	KP	朝鮮民主主義人民共和国	PL	ポーランド		
CZ	キューバ	KR	大韓民国	PT	ポルトガル		
DE	ドイツ	KZ	カザフスタン	RO	ルーマニア		
DK	デンマーク	LC	セントルシア	RU	ロシア連邦		
EE	エストニア	LJ	リヒテンシュタイン	SD	ロシア連邦		
		LK	スリランカ	SE	スウェーデン		

明細書

SiC素子及びその製造方法

技術分野

本発明は、高パワーデバイス・高温デバイス・耐環境性デバイスなどの半導体素子に応用可能な、ワイドバンドギャップ半導体材料である、炭化珪素 (SiC) の単結晶薄膜の製造方法に関する。特に、Si基板表面に、ヘテロエピタキシャル成長させることにより、Siウェハ上に結晶欠陥の少ない単相の3C-SiC単結晶薄膜を形成する方法に関する。

本発明のSiCの表面処理方法は、炭化珪素 (SiC) を用いた例えは半導体素子・センサー等の電子素子を形成する場合の絶縁膜の形成方法及び清浄表面の形成方法、さらにトレンチ構造などを含む表面構造の形成方法、及び形成された低欠陥表面を有するSiC素子に関する。

本発明のSiC素子は、Si基板上に形成されたSiCを用いた、例えはパワーデバイス・センサーなどの半導体電子素子に用いることができる。

15

背景技術

炭化珪素半導体素子を再現性良く形成するためにはSiC清浄表面をまず形成し、その清浄表面に絶縁膜・電極等を形成する必要があるため、SiC清浄表面の構造、形成方法を確立することが必要である。しかしこの方法については報告されていなかった。SiCを高真空中で1300°C以上の非常に高温に加熱すると炭素が表面を覆った表面が形成されることは知られているが、炭素はグラファイト化しており、この表面を用いて接合界面形成やエピタキシャル成長を行うと界面において不純物準位を形成し問題であった。また、1300°Cは高温すぎプロセス上問題であり、低

温下での清浄表面形成方法の改良が求められていた。

また、より効率的な電子素子を形成するために、SiC表面にトレンチ構造など段差とテラスを形成することが必要な場合があるが、SiC表面にトレンチ構造などを再現性・制御性良く低欠陥に形成する方法は確立されていなかった。HClガスや $O_2 + CF_4$ ガスによるリアクティブイオンエッティング、不活性ガスのイオンミリング、HFプラズマエッティング、エキシマレーザを用いたレーザーエッティング、ダイヤモンドソーによる機械的切削・研削、等により形成された凸凹を有する表面は 10^9 cm^{-2} 程度以上の欠陥を有しており、電子素子の形成には問題があった。

従来、6H型、4H型のSiC単結晶基板は市販されているが、ドリフト速度が最も大きい3C-SiCに関しては、Si基板上にヘテロエピタキシャル成長させた結晶が形成されていた。Si基板表面に炭化珪素を成長させる場合は、まずSi表面に炭素水素ガスを供給し加熱して炭化させ、その後に炭素と珪素を供給して炭化珪素をヘテロエピタキシャル成長させていた。この従来の技術によって形成された炭化珪素薄膜は、SiC/Si界面において、高密度の格子欠陥・ツウィン・ピット等の成長が起こり、電子デバイスを形成するための炭化珪素基板を作成するためには問題であった。更に、Si基板上に、2種類のフェーズの単結晶粒が成長し、お互いに異なるフェーズの2種類の結晶粒の界面に、アンチフェーズバウンダリー(APB)が形成されて、欠陥が多数導入されて問題であった。

従来SiCによる電子素子用の絶縁膜は、SiC自体を酸化処理することにより形成される酸化珪素薄膜により構成されていた。例えば、6H-SiC(001)Si面を1100°Cで1時間ウェット酸化することにより、厚さが30nm(300オングストローム)程度の薄い酸化珪素の薄膜を形成していた。ところが、この30nm(300オングストローム)/時間の酸化速度は、通常のSiプロセスの700nm(7000オングストローム)/時間に比べて小さすぎ、実

用的ではなかった。また、SiとCの原子を1:1に含んだ炭化珪素を酸化することにより酸化珪素 SiO_2 を形成するために、酸化珪素中に余分な炭素原子が含まれており、電気的な絶縁性が低く問題があった。更に、エリプソメータを用いて屈折率と膜厚を測定すると、屈折率が1.2-1.3程度の値を示し、本来の酸化珪素の屈折率の1.4-1.5に比べて小さかった。
5 これは酸化珪素が本来の SiO_2 と異なる部分を含むか又は SiO_2/SiC 界面が急峻でなく他の物質を含んでいることを示しており、清浄な界面を必要とする電子デバイスに用いる絶縁膜としては問題があった。

10 SiCの6H, 4H等の単結晶基板に対しても、炭化珪素結晶は非常に堅いため、従来単結晶を切り出しウェハとして加工して表面研磨する際に、多数の欠陥が導入されることが知られていた。これらの表面近傍に欠陥の導入された基板の表面処理は、従来RCA洗浄などの薬品による洗浄が行われていた。しかし、炭化珪素表面近傍に存在する欠陥は、従来のRCA洗浄等に代表される薬品による洗浄では照り除くことが出来ず、電子デ
15 バイスを形成する場合に、移動度の低下、再現性の低下、絶縁耐圧の低下などを起こし問題であった。

従来、炭化珪素半導体素子は、炭化珪素結晶中を電子又はホールが移動する事により動作するが、炭化珪素の単結晶はウェハサイズが直径30mm程度であり小さすぎ実用上問題であった。このため、Si基板表面に形成された炭化珪素が大面積のウェハとして期待されるが、炭化珪素/Si層状構造部分の電気特性が不明であり、順方向電圧降下によるロス等の見極めが出来ないため、炭化珪素/Si界面を電流が流れる綫型の半導体素子が実現されなかった。

25 発明の開示

本発明は、高パワーデバイス・高温デバイス・耐環境性デバイスなど

の半導体素子に応用可能な、ワイドバンドギャップ半導体材料である、炭化珪素 (SiC) の素子及び単結晶薄膜の製造方法を提供することを目的とする。特に、本発明は、炭化珪素 (SiC) を用いた例えば半導体素子・センサー等の電子素子を形成する場合の絶縁膜の形成方法及び清浄表面の形成方法、さらにトレンチ構造などを含む表面構造の形成方法、及び形成された低欠陥表面を有するSiC素子を提供することを第1の目的とする。
5

次に、Si基板表面に、ヘテロエピタキシャル成長させることにより、Siウェハ上に結晶欠陥の少ない単相の3C-SiC単結晶薄膜を形成する方法
10 を提供することを第2の目的とする。

さらに本発明は、Si基板上に形成されたSiCを用いた、例えばパワーデバイス・センサーなどの半導体電子素子を提供することを第3の目的とする。

前記目的を達成するため、本発明のSiC素子の製造方法は、炭化珪素結晶を酸素雰囲気で加熱し酸化珪素薄膜を炭化珪素結晶表面に形成するプロセスと、上記炭化珪素結晶表面に形成された酸化珪素薄膜をエッチングするプロセスを少なくとも含むことを特徴とする。
15

前記方法においては、SiC炭化珪素結晶の表面の少なくとも一部にイオン打ち込みしSiC結晶表面近傍に結晶欠陥を導入する第一のプロセスと、上記イオン打ち込みされ欠陥の導入されたSiC結晶を酸素雰囲気で
20 加熱し酸化珪素薄膜をSiC結晶表面に形成する第二のプロセスと、上記SiC結晶表面に形成された酸化珪素薄膜をエッチングする第三のプロセスを含むことが好ましい。

また前記方法においては、第一のプロセスに於いてSiC表面に打ち込まれるイオンが酸素、珪素、炭素、不活性ガス、窒素、水素から選ばれる少なくとも一つのイオンが好ましい。
25

また前記方法においては、約600℃以下の低温に保ったSi基板表面に炭素を供給し炭素を含む薄膜をSi基板表面に形成する第一のプロセスと、Si基板表面を加熱することによりSi基板と炭素を含む薄膜を固相反応させてSi基板表面を炭化させて炭化珪素を形成する第二のプロセスと
5 、炭化後に炭素と珪素を供給して炭化珪素を成長させる第三のプロセスを含み、Si基板上に炭化珪素結晶膜を得ることが好ましい。

また前記方法においては、炭素を供給する前に、Si基板表面から酸化膜を除去し表面を清浄化するプロセスを含むことが好ましい。

また前記方法においては、SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiCを成長させる際、炭化珪素の成長表面で珪素原子が炭素原子に対して常に過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。

また前記方法においては、SiCの表面に珪素と炭素を供給し(111)面を有する3C-SiCまたは(0001)面を有する α -SiC薄膜を形成する際、SiCの成長表面で炭素原子が珪素原子に対して常に過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。

また前記方法においては、炭化珪素薄膜をSi基板表面に成長させる場合に用いられるSi基板表面が異方性を有し、テラスとステップを含むことが好ましい。

また前記方法においては、SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiCを成長させる際、炭化珪素の成長表面で珪素原子が炭素原子に対して常に過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。

また前記方法においては、SiC炭化珪素結晶の表面にイオン打ち込みし炭化珪素結晶中に結晶欠陥を導入する第一のプロセスと、上記イオン打ち込みされ欠陥の導入された炭化珪素結晶基板を酸素雰囲気で加熱し

酸化珪素薄膜を形成する第二のプロセスを含むことが好ましい。

次に本発明の第1番目のSiC素子は、パターン化された段差とテラスを有する表面により構成され、表面欠陥密度が 10^8 cm^{-2} 以下であること特徴とする。

5 次に本発明の第2番目のSiC素子は、少なくともn型の炭化珪素結晶がn型のSi基板表面に形成された層状構造を含むことを特徴とする。

図面の簡単な説明

10 図1A～Cは本発明の一実施例のSiCの素子の製造方法による清浄表面の形成方法を示す図である。

図2A～Eは本発明の別の実施例のSiCの素子の製造方法によるパターン化された清浄表面の形成方法を示す図である。

図3A～Cは本発明のさらに別の実施例のSi(001)基板へのSiCの成長方法のプロセス概念図である。

15 図4は本発明のさらに別の実施例の異方性を有するSi表面へのSiCの成長の概念図である。

図5は本発明のさらに別の実施例のSiCの素子の製造方法による酸化珪素絶縁膜の形成方法を示す図である。

20 図6は本発明のさらに別の実施例のSiCの素子の製造方法による酸化珪素絶縁膜の形成方法を示す図である。

図7は本発明のさらに別の実施例の炭化珪素半導体素子の基本構成を示す図である。

図8は本発明のさらに別の実施例の炭化珪素半導体素子のバンド図である。

25 図9は本発明の実施例6のSiCの成長方法により形成された3C-SiC(001)表面の走査型電子顕微鏡(SEM)写真的トレース図である。

図10Aは本発明の実施例6のSiCの成長方法により形成された単相3C-SiC単結晶薄膜の電子スピン共鳴(ESR)スペクトル、図10Bは比較例(ガスとSi基板表面との反応による炭化反応)によって形成された炭化珪素薄膜のESRスペクトルである。

5 図11は本発明の実施例8のSiCの素子の製造方法による酸化珪素絶縁膜の形成方法を示す図である。

図12は本発明の実施例10の炭化珪素半導体素子のオーミック特性評価素子を示す図である。

10 図13は本発明の実施例10のn型SiC/n型Si層状構造のI-V特性を示す図である。

図14は本発明の実施例11のショットキーダイオードの基本構成を示す図である。

図15は本発明の実施例11のショットキーダイオードの電流(I)–電圧(V)特性を示す図である。

15

発明を実施するための最良の形態

本発明の炭化珪素SiC素子の製造方法は、図1Aに示したSiC結晶11の表面12近傍の欠陥密度の高い部分13を、図1Bの様に熱酸化処理により酸化珪素薄膜14に変え、この酸化珪素薄膜を図1Cの様にエッチングして取り除くことにより、上記炭化珪素表面近傍の欠陥密度の高い部分を除去し、清浄表面15を形成する。Siプロセスで用いられるHF系の酸性液によるエッチング処理では、SiCの表面をエッチングすることは難しいが、エッチング前に欠陥密度の高い部分13を酸化膜14に変化させることにより、酸化膜のエッチングにより表面近傍の欠陥密度の高い部分を取り除き、炭化珪素の表面清浄化が可能となり、Siプロセスのエッチング処理をそのまま使って、SiCの清浄表面が形成できた。

上記清浄化は、SiCの平坦な表面はもとより、通常のリアクティブイオンエッティング、イオンミリング、プラズマエッティング、レーザーエッティング、機械的切削・研削等によるエッティングによりパターン化された段差とテラスを形成された炭化珪素表面にも有効であった。つまり上記 5 パターンを形成するために使われたエッティングプロセス中に表面近傍に導入された欠陥部分も、酸化処理により酸化珪素薄膜に変えてしまい、酸化膜のエッティングにより上記欠陥層を除去することが出来た。

また前記方法において、図2Aの様に第一のプロセスに於いてSiC結晶21表面22からイオン23を打ち込むことにより結晶表面22近傍に欠陥を導入し、任意の位置に任意の深さで欠陥密度の高い部分24を形成し、熱酸化プロセスに於いて従来の熱酸化においては表面からの結晶中の拡散によって供給されていた酸素がイオン注入により導入された結晶欠陥を通じて供給されるようにし、イオン打ち込みにより結晶欠陥が導入された範囲が容易に酸化され、炭素が酸化炭素の形でガスとなり除去され、10 第二のプロセスに於いて酸化珪素が形成される様にした。この酸化珪素薄膜を第三のプロセスによりエッティングし取り除くことにより、より容易に炭化珪素表面近傍の欠陥層25を除去でき好ましい。

また前記方法において、第一のプロセスに於いてSiC表面に打ち込まれるイオンが酸素、珪素、炭素、不活性ガス、窒素、水素の何れか又は20 その混合で構成されると、酸化後に打ち込まれたイオンが酸化珪素を形成するか気体に変化して取り除かれるため、好ましい。

また前記方法において、イオン打ち込みされたイオンのドーズ量が、 10^{14} ion/cm^2 以上である場合に、炭素の排出と酸化珪素の形成が十分となる結晶欠陥が導入され、高速で酸化珪素絶縁膜が形成され、 SiO_2/SiC 界面に余分な物質や構造が形成されず急峻な界面となり、酸化膜エッティング後により清浄な炭化珪素表面が形成されるので好ましい。このドー 25 ン

ズ量以下の場合は、酸化が十分に進まず欠陥が残留してしまい、酸化珪素/炭化珪素の界面も急峻なものとならず、エッチング後に清浄表面は形成できなかった。イオン打ち込み装置のイオン電流密度の関係で 10^{19} ion/cm² 以上のドーズ量を打ち込むためには膨大な時間を必要とし、このドーズ量以下が実用上好ましい。この場合、 10^{16} ion/cm² 程度のドーズ量で酸化が進むに十分な欠陥密度が得られることが確認された。

また前記方法において、イオン打ち込みのエネルギーは 1 keV 以上 10M eV 以下であれば有効に酸化絶縁膜を形成し、酸化膜エッチング後により清浄な炭化珪素表面が形成され好ましい。1 keV 以下の場合はイオン打ち込みされるイオンの炭化珪素結晶中への進入深さが小さすぎイオン打ち込みの効果が小さく、10 MeV 以上では進入深さが大きすぎ広い範囲に打ち込まれるため炭化珪素結晶中に十分な欠陥密度を達成するためには非常に高密度のドーズ量が必要で、表面の欠陥密度が低く抑えられるため表面からの酸化を進ませることも難しく、実用的ではなかった。

また前記方法において、厚い酸化珪素絶縁膜を形成する場合は、異なるエネルギーによるイオン打ち込みを多重に行うことにより炭化珪素結晶中に深い均一な打ち込み層を形成すると、酸化により深い部分まで酸化され均一に表面近傍が取り除かれるので好ましい。

また前記方法において、イオン打ち込みをする場合に、炭化珪素を 5 20 00 °C 以下に保っておくと、イオン打ち込みにより導入される結晶欠陥がイオン打ち込み中にアニールされてある程度安定な構造に変化してしまうことが抑制され、結晶欠陥がより効率的に導入され、結晶欠陥を通じての酸素の拡散が効率的になり、炭素と酸素の化合物である CO₂ が効率的に結晶中から排気されて酸化後の残留炭素量が減少し高性能の SiO₂ /SiC 界面が形成され、酸化膜エッチング後により清浄な炭化珪素表面が形成され好ましい。装置上の問題や、炭化珪素表面の変質の問題から、

イオン打ち込み時の炭化珪素の温度は液体窒素温度-195°C以上であると好ましいことも確認した。

また上記方法においては、第一のプロセスに於いてSiC表面にイオンを打ち込むことにより、SiC表面近傍に非晶質層を形成し、上記非晶質層を含むSiCを第二のプロセスに於いて酸化することが好ましい。非晶質層は第二のプロセスに於いて容易に酸化される。

上記本発明のSiC素子の製造方法にかかる清浄表面形成方法は、イオン打ち込みにより欠陥層を形成しそれを酸化して炭化珪素表面に酸化珪素薄膜を形成し、この酸化珪素薄膜をエッティングして取り除くことを特徴とする。ある程度の膜厚を持った酸化珪素薄膜を形成して、その部分を取り除くことにより、炭化珪素表面近傍に存在する不純物や欠陥を取り除き、清浄表面を形成することが出来た。従来の表面処理に比べて表面近傍の結晶を任意の厚みで取り除くことが出来、欠陥の密度の高い部分を取り除き清浄化できた。表面の欠陥密度の高い部分が薄い場合は、上記イオン打ち込みを利用した厚い酸化珪素薄膜の形成方法を使用せずに通常の酸化処理により炭化珪素表面に酸化珪素薄膜を形成し、それをエッティングしても表面近傍の欠陥を取り除くことが出来た。上記酸化珪素薄膜形成とエッティングを複数回繰り返すことにより、更に清浄な炭化珪素表面を形成することが出来た。

また上記方法においては、第一のプロセスに於いてSiC表面にイオンを打ち込む場合に、SiC表面の一部がマスクされておりイオン打ち込みされる部分がパターンニングされていることが好ましい。このパターンは、第三のプロセス後に表面の構造を決定し、SiC素子に必要なトレンチ構造などを形成することが出来る。

また上記方法においては、第一のプロセスに於いてSiC表面にイオンを打ち込む場合に、SiC表面の場所によって打ち込まれるイオンのエネ

ルギー又はイオン種又はイオン密度のうちの少なくとも一つが異なり、パターンニングされていることが好ましい。イオンエネルギー・イオン種を変えることにより、損傷層の表面からの深さを変えることが出来、これによって任意な深さのトレンチ構造を再現性良く形成することが出来る。つまり、上記SiC素子の製造方法は、炭化珪素表面にトレンチ構造などの形状を有する表面構造を形成するためにも応用することが出来た。つまり、本発明の表面処理方法の第一第二のプロセスによる酸化珪素膜の形成は、打ち込まれるイオン及び結晶欠陥の深さや量を、マスキングやイオン打ち込みのエネルギー・ドーズ量を変化させることによって自由にパターンニングさせることが出来る。このパターンニングされた欠陥部分を酸化処理することにより、高速でパターンニングされた酸化膜を形成できた。図2Bに示すように、炭化珪素基板21表面23にマスク26を形成又は設置することにより、イオン打ち込みされる範囲をパターンニングする事が出来た。場所によって高エネルギーイオン27Hを打ち込んだ部分28Hは深くまで欠陥が導入され、低エネルギーイオン27Lを打ち込んだ部分28Lには浅い欠陥が導入された。これらを酸化処理することにより、図2Cの様に任意の範囲に任意の厚みのパターンニングされた酸化絶縁膜29を形成することが出来た。この起伏をそのまま電子素子に利用するのも可能であるが、さらに、このパターン化された酸化珪素薄膜を第3のプロセスによりエッチングして取り除くことにより、図2Dの様に清浄表面を有するパターン化された任意の凸凹を有する炭化珪素表面22Pが形成された。このパターン化された炭化珪素清浄表面をもう一度酸化処理することにより、図2Eの様に清浄界面を有する薄い酸化珪素薄膜29Tをトレンチ構造の表面(側面)に形成することが出来た。上記酸化処理とエッチングを複数回繰り返すことによりより清浄な表面(側面)を有するトレンチ構造などの任意の形状の表面構造を形成す

ることが出来た。

また上記方法においては、エッティング処理により、パターン化された段差とテラスを形成された炭化珪素表面を、酸素雰囲気で加熱し酸化珪素薄膜を炭化珪素結晶表面に形成し、更に上記炭化珪素結晶表面に形成された酸化珪素薄膜をエッティングすることにより、エッティング処理によって導入された欠陥を除去することが好ましい。様々なエッティング処理により導入されたSiC素子に悪影響を及ぼす欠陥を取り除くことが出来る。

また上記方法においては、エッティング処理がリアクティブイオンエッティング、イオンミリング、プラズマエッティング、レーザーエッティング、機械的切削・研削の内の少なくとも一種の方法により行われることが好ましい。上記エッティング処理により導入された欠陥は、上記酸化又はイオン打ち込み後の酸化処理により、全て酸化珪素膜として取り除くことが出来る。

本発明のSiC素子の製造方法に係るSiCの成長方法のプロセス概念図を図3 A～Cに示す。まず第一のプロセス図3 AにおいてSi基板31表面32に炭素を含む物質33を供給し図3 Bの様に炭素を含む薄膜34を形成する。この第一のプロセスにおいて、供給される炭素を含む物質33及び炭素を含む薄膜34とSi基板表面32が反応を起こして炭化珪素を形成することが無いように、Si基板表面は低温に保たれる。この後、第二のプロセスにおいてSi基板表面を加熱することにより、炭素を含む薄膜34とSi基板表面32を固相反応させてSi基板表面32を炭化し、図3 Cの様に、SiC薄膜35をSi基板表面32に形成する。通常の炭化処理のように炭化水素のようないわゆる炭素を含むガスとSi基板表面との反応を用いる場合は、例えば表面欠陥や表面の原子ステップ等のSi基板表面の反応性の高い箇所から反応が始まり反応の一様性が悪い。この局所的な反応性の違いは、形成され

るSiC/Si界面の不均一性に反映され、格子欠陥・ツウィン・ピット等の形成の原因となる。この通常の炭化処理と異なり、本発明に於いては、第一のプロセスにおいてSi基板表面を低温に保ちガスとSi基板表面との反応のような局所的な反応を抑制し、炭素を含む薄膜をSi基板表面を一様に覆うように形成し、第二のプロセスに於いて炭素を含む薄膜34とSi基板表面32との固相反応によって炭化を行うことにより、Si基板表面で一様に炭化反応を起こした。この第一・第二のプロセスにより、均一性に優れた炭化珪素/Si界面が形成され、格子欠陥・ツウィン・ピット等のディフェクトの形成が抑制される。この均一性に優れたSiC/Si界面上に炭素と珪素を供給する第三のプロセスによりSiC薄膜を成長させることにより、欠陥の少ない良質のSiC膜をSi基板表面に形成できた。

また上記方法においては、第一のプロセスにおいてSi基板表面を600°C以下液体窒素温度-195°C以上の温度範囲に保つことが好ましい。600°Cを超えると炭素を含む薄膜が形成される前に基板のSiと反応してしまい方位やフェーズの異なるSiCが形成された。-195°C（液体窒素温度）未満の温度は容易に得られない。

また上記方法においては、第一のプロセスによりSi基板表面に形成される薄膜が1原子層以上20原子層以下の厚みに対応する炭素を含むことが好ましい。1原子層以下ではSi表面での一様な炭化が行われず、20原子層以上では炭素薄膜が安定となりSi基板との反応が起こりにくくなる。

また上記方法においては、第一のプロセスによりSi基板表面に形成される薄膜が非晶質の炭素を含む薄膜であることが好ましい。非晶質薄膜はSi基板との反応性が高く、結晶質薄膜に比べて炭化が起こりやすい。

また上記方法においては、第一のプロセスにおいてSi基板表面に供給される炭素を含む物質が、炭化水素などの気体以外に、少なくとも分子

状の炭素を含むことが好ましい。炭化水素などとの反応は水素の離脱などの反応を含み複雑で制御しにくいが、分子状の炭素を含むとSiとの反応が起こりやすく制御しやすい。

また上記方法においては、第二のプロセスにおいてSi基板表面の加熱を800°C以上Siの融点1414°C以下の範囲の温度まで行うことが好ましい。Si基板表面の炭化反応は80°C以上で起こり、Siの融点以上では基板が融けてしまい使用できない。

また上記方法においては、第二のプロセスにおいてSi基板表面の加熱の600°Cから1000°Cの間の昇温速度を500°C/分以下20°C/分以上とすることが好ましい。500°C/分以上の昇温では均一な炭化が出来ず、20°C/分以下では時間がかかりすぎ工業的でない。

また上記方法においては、少なくとも第一及び第二のプロセスを10⁻⁷ Torr以下の高真空中で行うことが好ましい。これよりも低真空中でSi基板を加熱すると表面が酸化などされ、均一な炭化ができない。

また上記方法においては、少なくとも第一、第二のプロセスを高真空中のMBEプロセスによって行い、第三のプロセス又はその一部を成長速度の速いCVDプロセスによって行うことが好ましい。MBEにおいては上記高真空中が容易に達成され、CVDにおいて工業的に好ましい高速成膜が達成される。

また上記方法においては、炭素を供給する前に、Si基板表面から酸化膜を除去し表面を清浄化するプロセスを含むことが好ましい。Si基板表面の酸化膜の存在は、炭化の均一性・再現性を悪化させ、事前にSiの清浄表面を形成することが好ましい。つまり、炭素の供給に先立って、用いるSi基板の表面から酸化膜などを除去し清浄化するプロセスを行うと有効であることを確認した。Si清浄表面に炭素を供給して炭化すると、CとSiが効率よく直接反応し、Si(001)表面に露出しているSiのダングリ

ングボンドのSi[110]方向の連なりがC原子と結合し、SiCの原子配列を形成してSi[110]方向に収縮しSiC[110]方向の原子配列を形成し、SiC/Siヘテロエピタキシャル界面を形成する。Si表面の酸化膜などの不純物が表面に存在すると、上記Si[110]原子列の収縮が不均一に起こり、平坦で欠陥の少ないSiC/Siヘテロエピタキシャル界面が形成されにくく、それを成長させて得られるSiC薄膜も、欠陥が多く問題である。清浄Si表面を形成するプロセスを含むと、炭化により均一で欠陥の少ないSiC/Siヘテロエピタキシャル界面が形成できる。

また上記方法においては、清浄化されたSi表面がSi(001)2x1表面再配列構造を有することが好ましい。2x1構造はSi(001)清浄表面のインジケータとして用いることが出来る。水素化された1x1表面は炭化反応の際に水素の離脱が起き、均一性を悪化させる。

また上記方法においては、Si基板表面の清浄化プロセスが、10⁻⁶Torr以下の高真空中又は水素雰囲気中で800℃以上に加熱する工程を含むことが好ましい。このプロセスにより上記Si基板の清浄表面が形成でき、低真空下での加熱はSi基板表面の酸化を起こし、炭化後のSiC形成の均一性・再現性を悪化させる。

また上記方法においては、Si基板表面の清浄化プロセスが、基板表面にエキシマレーザなどの紫外光を照射する工程を含むことが好ましい。紫外光の照射により、低温でも上記Si基板清浄表面を形成する事が出来る。

また上記方法においては、Si基板表面の清浄化プロセスが、オゾン・塩素又は塩化物・フッ素又はフッ化物ガス等の反応性エッチガスにSi基板表面をさらす工程を含むことが好ましい。これらのガスによりSi基板表面をエッチすることにより、より清浄な表面が得られる。

また前記方法において、炭化珪素の成長表面での炭素と珪素の存在比

5 を正確に制御することにより、平滑表面が再現性良く得られツウィンの成長が抑えられた高性能のエピタキシャル薄膜が得られることを発見し、この発見を基に炭化珪素薄膜の製造方法を発明した。また、上記炭化珪素成長表面の表面再配列構造をモニタすることにより、上記成長表面での炭素と珪素の存在比を制御できることを発見し、この発見を基に炭化珪素薄膜の製造装置も発明した。

10 シリコンウェハ上のヘテロエピタキシャル成長に関しては、炭化処理前にシリコンウェハ表面を 10^{-8} Torr 以下の真空中で加熱清浄化した後に、珪素をウェハ表面に供給し珪素をエピタキシャル成長させ、この表面を炭化処理することにより、ツウィンの少ない結晶性の良いヘテロエピタキシャル炭化珪素薄膜が形成可能なことを見いだした。

15 つまり、珪素と炭素を供給して成長させる炭化珪素の成長表面での珪素と炭素の存在比が 1 以上（珪素過剰）の場合は、立方晶炭化珪素の (001) 面が選択的に現れる。この条件下では、ツウィンの成長も抑制され、平滑な立方晶炭化珪素薄膜の (001) 面が得られる。成長表面での珪素 / 炭素存在比が 2 以上まで珪素過剰となると、炭化珪素表面に珪素の単結晶が成長し始め、炭化珪素薄膜の成長が阻害される。成長表面での珪素 / 炭素存在比を 1 より大きく 2 以下に保つことにより平滑で清浄な立方晶炭化珪素 (001) 面が得られる。この場合、成長表面の構造は、 $2 \times 20 3$ または 2×5 に表面再配列しており、この表面構造をモニタすることにより、成長表面での珪素と炭素の存在比を制御することが容易にできる。

25 つまり SiC 素子の製造方法においては、SiC の表面に珪素と炭素を供給し (001) 面を有する 3C-SiC を成長させるとき、炭化珪素の成長表面で珪素原子が炭素原子に対して常に過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。

また上記方法においては、3C-SiCの(001)成長表面が2 x 3または2 x 5の表面再配列をとるよう、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。

また上記方法においては、3C-SiCの(001)成長表面での珪素原子と炭素原子の存在比が1より大きく2以下の珪素過剰状態となるよう、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。

また上記方法においては、SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiC薄膜を形成する場合に、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる例えば反射電子線回折機器を付加し、3C-SiC(001)表面の2 x 3または2 x 5構造をモニタし、3倍周期または5倍周期が常に観測されるようにSiC表面での炭素と珪素の存在比を制御する機構を有する装置を用いることが好ましい。

一方、珪素/炭素存在比が1未満の炭素過剰の条件となると、立方晶炭化珪素(111)面または六方晶炭化珪素(0001)面が選択的に現れる。この条件下では上記立方晶炭化珪素(111)面または六方晶炭化珪素(0001)面が平滑に再現性良く成長する。しかし珪素/炭素存在比が0.5以下の炭素過剰の条件になると、成長炭化珪素薄膜が多結晶化してランダムな方向の微結晶が成長する。成長表面での珪素/炭素存在比を0.5以上1未満に保つことにより平滑で清浄な立方晶炭化珪素(111)面または六方晶炭化珪素(0001)面が得られる。つまりSiC素子の製造方法においては、SiCの表面に珪素と炭素を供給し(111)面を有する3C-SiCまたは(001)面を有する α -SiC薄膜を形成するとき、SiCの成長表面で炭素原子が珪素原子に対して常に過剰となるよう、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。

また上記方法においては、3C-SiCの(111)または α -SiCの(0001)成長表面での珪素原子と炭素原子の割合が1以下0.5以上の炭素過剰状態とな

るようSiC表面での炭素と珪素の存在比を制御することが好ましい。

また上記方法においては、SiCの表面に珪素と炭素を供給し(111)面を有する3C-SiC薄膜または(0001)面を有する α -SiC薄膜を形成する場合に、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる例えば反射電子線回折機器を付加し、3C-SiC(111)表面状態を常に観測しSiC表面での炭素と珪素の存在比を制御し、SiC以外の結晶成長を抑制する機構を有する装置を用いることが好ましい。

シリコンウェハ上のヘテロエピタキシャルに関しては、まず、炭化処理前にシリコンウェハ(001)表面を 10^{-8} Torr以上の真空中で加熱し2x1表面再配列を有する清浄表面とした。その後珪素をウェハ表面に供給し珪素をホモエピタキシャル成長させ、更に清浄な表面を形成し、この表面を炭化処理することにより、ツウィンの少ない結晶性の良いヘテロエピタキシャル炭化珪素薄膜が形成可能なことを見いだした。真空中で加熱清浄化されたシリコンウェハ表面は、以前の洗浄の状態や真空中の不純物などにより、欠陥を多く含む場合が多く制御しにくいかが、上記珪素のホモエピタキシャル成長後の表面は清浄で欠陥も少なく、後の炭化処理によるヘテロエピタキシャル炭化珪素薄膜の結晶性が向上し再現性も良い。

本発明のSiC素子の製造方法に係る、ヘテロエピタキシャルSiC成長用の基板として、異方性をつけてテラスとステップを導入したSi基板41表面の模式図を図4に示す。Si(001)表面42が[110]方向に傾けてoff-cutされており、テラス43とステップ44が導入されている。テラス43の幅（ステップエッジ45と垂直方向：図4中のN方向46）は、ステップエッジと平行（図4中のP方向47）なテラスの長さに比べて非常に短く、off-cut角度が4度でステップ44の高さが1原子層の場合は、2nm程度である。この短く連なったSi[110]原子列（図4のN方向46）は、長く連なって

いる図4のP方向47のSi[110]原子列に比べて、炭素と反応して収縮しSiC原子構造を形成することが容易である。つまり、テラスとステップが導入された表面においては、テラスの幅方向（図4のN方向46）のSi[110]原子列が選択的に収縮し供給炭素48とともにSiC原子構造を形成する。このように、just Si(001)表面に形成され問題であった2つのフェーズのSi結晶粒が、テラスとステップの導入により1つのフェーズに限定され単相のSiC単結晶薄膜となることを本発明者は確認した。

テラス43とステップ44を含むSi(001)表面に炭素48を供給し炭化しSiC結晶粒を形成する場合、炭素48を炭化水素などのガス状の物質として供給するとツウィンが形成されやすく、例えば炭素原子などの分子線を含む炭素源を供給するとツウィンの形成が抑制されることも、本発明者は確認した。これは、次のような理由によると考えられる。ガスフェーズの炭素源とSi表面との反応を考えると、Si表面で最も反応性の高い状態にある原子から炭素との反応が始まると考えられる。Si表面で最も反応性の高い状態にあるSi原子は、表面に存在するステップエッジ45の位置にある原子であり、ガスフェーズの炭素48によるSi表面42の炭化は、ステップエッジ45から始まると考えられる。ステップエッジ45においては、基板のSi原子配列に段差が存在するため、その位置から方位の異なるツウィンが成長しやすい。一方、ガスフェーズの炭素だけでなく、例えば炭素原子などの分子線を含む炭素源を供給すると、Si基板との反応が、炭素が供給された任意の位置から起こり、ステップエッジ45の位置から選択的に起こることが抑制されテラス43上で起こる。このため、ステップエッジ45の位置からのツウィンの成長も抑制され、ツウィンの少ないSiC結晶薄膜が形成されることを確認した。この場合、炭素の供給が低温下で行われると、炭素と基板表面42の反応が起こる前に、炭素薄膜が基板表面42に形成され、炭化が起こる温度において、炭素薄膜と基板

表面の固相反応が起こり、上記方向の揃ったSiC結晶粒が図1で説明したように非常に均一に形成される。

つまり本発明のSiC素子の製造方法においては、炭化珪素薄膜をSi基板表面に成長させる場合に用いられるSi基板表面が異方性を有し、テラスとステップを含むことが好ましい。

また上記方法においては、Si基板表面のテラスの幅が0.5nm以上100nm以下であることが好ましい。0.5nm未満の場合はステップでの反応が顕著に起こり、方位の異なるSiCを含むことになり、100nmを超えると基板のテラスとステップによる異方性が現れない。

また上記方法においては、異方性を有するSi基板表面がSiの(111)又は(001)のmis cut面で有ることが好ましい。mis cutにより、上記テラスとステップが表面に現れる。

また上記方法においては、Si基板表面がSi(001)のmis cut面であり、mis cutによって生ずるステップエッジの方向とSi[110]結晶軸方向とのなす角が0～30度の間であることが好ましい。このmis cut方向により得られるSi(001)表面は、上記異方性を有する基板として、フェーズの揃ったSiCを成長可能とする。この範囲外では、上記異方性が不十分である。

また上記方法においては、SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiCを成長させると、炭化珪素の成長表面で珪素原子が炭素原子に対して常に過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。Si過剰とする事により、SiC(001)表面が安定化され良好な結晶成長が進む。また、Si過剰の条件での結晶成長は3C-SiC[110]方向に選択的に成長するため、この成長がテラス上に容易に起こり単相のSiCの成長が促進される。

また上記方法においては、3C-SiCの(001)成長表面が2×3または2

x 5 の表面再配列をとるよう、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。これらの構造はSi過剰表面のインジケータとなる。

また上記方法においては、3C-SiCの(001)成長表面での珪素原子と炭素原子の存在比が1より大きく2以下の珪素過剰状態となるよう、炭化珪素表面での炭素と珪素の存在比を制御することが好ましい。これ以上のSi過剰表面はSi結晶粒の析出を引き起こし、良好なSiC結晶成長を害する。

また上記方法においては、SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiC薄膜を形成する場合に、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる例えば反射電子線回折機器を付加し、3C-SiC(001)表面の2 x 3または2 x 5構造をモニタし、3倍周期または5倍周期が常に観測されるようにSiC表面での炭素と珪素の存在比を制御する機構を有する装置を用いることが好ましい。この装置の導入により、容易にSi過剰の状態でのSiC結晶成長を精密に制御できる。

本発明のSiC素子の製造方法に係る、清浄化後のSiC表面上への絶縁膜の形成方法は、通常の熱酸化を行う前に、SiC結晶表面にイオン3を打ち込むことを特徴とする。図5の様にSiC結晶51表面52からイオン53を打ち込むことにより、SiC結晶表面近傍に結晶欠陥54が導入される。従来の熱酸化においては表面からの結晶中の拡散によって供給されていた酸素が、イオン注入により導入された結晶欠陥54を通じて供給されることとなり、イオン打ち込みにより結晶欠陥が導入された範囲54でSiCが効率的に素早く酸化され、炭素が酸化炭素の形でガスとなり除去され、酸化珪素が形成される。本発明の酸化珪素膜の形成は、打ち込まれるイオン及び結晶欠陥の深さや量を、制御可能なイオン打ち込みのエネルギー・ドーズ量によって自由に変化させることが出来るため、任意の深さ

まで高速で酸化膜を形成でき、従来の熱酸化による非常に遅い酸化速度の問題を解決できた。この場合、イオン打ち込みされたイオンのドーズ量が $10^{14} \text{ ions/cm}^2$ 以上である場合に、第一のプロセスのイオン打ち込みによって導入される結晶欠陥が、第二のプロセスの酸化において炭素の排出と酸化珪素の形成が十分となる密度となり、高性能の酸化珪素絶縁膜が形成された。 $10^{14} \text{ ions/cm}^2$ 以下のドーズ量では導入される欠陥密度が小さく、イオン打ち込みのない場合と形成される酸化膜の厚みに差がなかった。装置の問題などから、ドーズ量は $10^{19} \text{ ions/cm}^2$ 以下が好ましい。これ以上のドーズ量は特殊なイオンガンや長時間のイオン打ち込みを必要とし実用的でない。また、イオン打ち込みをする場合に、炭化珪素を500°C以下に保っておくと、イオン打ち込みにより導入される結晶欠陥がイオン打ち込み中にアニールされてある程度安定な構造に変化してしまうことが抑制され、結晶欠陥がより効率的に導入され、結晶欠陥を通じての酸素の拡散が効率的になり、炭素と酸素の化合物である CO_2 が効率的に結晶中から排気されて酸化後の残留炭素量が減少し高性能の酸化珪素絶縁膜が形成された。装置上の問題や、炭化珪素表面の変質の問題から、イオン打ち込み時の炭化珪素の温度は上記500°C以下・液体窒素温度以上であると好ましいことも確認した。イオン打ち込みのエネルギーは 1 keV 以上 10 MeV 以下で有れば有効に酸化絶縁膜を形成できた。1 keV 以下の場合はイオン打ち込みされるイオンの炭化珪素結晶への進入深さが小さすぎイオン打ち込みの効果が小さく、 10 MeV 以上はこのような高エネルギーのイオンを打ち込む装置が特別なものとなるのに加えて、進入深さが大きすぎ広い範囲に打ち込まれるため炭化珪素結晶中に十分な結晶欠陥密度を達成するためには非常に高密度のドーズ量が必要で、実用的ではなかった。また表面から非常に深い領域に結晶欠陥が形成され、表面近傍はほぼ無欠陥となるため、第二のプロセスの酸化

に於いて表面からの酸素の供給が十分に行われず酸化が進まない。厚い酸化珪素絶縁膜を形成する場合は、図6の様にSiC表面62から異なるエネルギーによるイオン打ち込み66、67、68を多重に行うことにより炭化珪素結晶中に深い均一な打ち込み層69を形成すると有効であった。更に第一のプロセスに於いてSiC表面にイオンを打ち込むことによりSiC表面近傍に非晶質層を形成し、上記非晶質層を含むSiCを第二のプロセスに於いて酸化すると、良好な酸化珪素薄膜が形成されることも確認した。

つまり、SiC素子の製造方法において清浄化後のSiC炭化珪素結晶の表面にイオン打ち込みし炭化珪素結晶中に結晶欠陥を導入する第一のプロセスと、上記イオン打ち込みされ欠陥の導入された炭化珪素結晶基板を酸素雰囲気で加熱し酸化珪素薄膜を形成する第二のプロセスを含むことが好ましい。

また上記方法においては、第一のプロセスに於いてSiC表面に打ち込まれるイオンが酸素、珪素、炭素、不活性ガス、窒素、水素の何れか又はその混合で構成されることが好ましい。これらのガスはSiC結晶中に有効に欠陥を導入し、酸化後は酸化珪素を形成するかガスとなり排出されるかで、残留して悪影響を及ぼさない。

また上記方法においては、上述のように第一のプロセスに於いてSiC表面に打ち込まれるイオンのドーズ量が $10^{14} \text{ ions/cm}^2$ 以上であること好ましい。

また上記方法においては、上述のように第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーが1keV以上10MeV以下であることが好ましい。

また上記方法においては、上述の様に第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーを2種類以上選び多重打ち込みすることが好ましい。

また上記方法においては、上述のように第一のプロセスに於いてSiC表面にイオンを打ち込む場合に、SiCが500°C以下に保たれていることが好ましい。

また上記方法においては、第一のプロセスに於いてSiC表面にイオンを打ち込むことにより、SiC表面近傍に非晶質層を形成し、上記非晶質層を含むSiCを第二のプロセスに於いて酸化することが好ましい。非晶質相は結晶相に比べて不安定であり、容易に酸化されて酸化珪素薄膜を形成する。

上述のSiC素子の製造方法に係る表面清浄化プロセスにより、パターン化された段差とテラスを有する表面により構成され、表面欠陥密度が 10^8 cm^{-2} 以下であることを特徴とするSiC素子が初めて形成できる。

本発明のSiC素子の基本構成を図7に示す。n型の炭化珪素結晶71がn型のSi基板72表面に形成された炭化珪素/Si界面73を含む層状構造である。この層状構造に於いて、図8のバンド図の様にn型の炭化珪素結晶の伝導帯84はn型のSi結晶基板の伝導帯85と炭化珪素/Si界面83でスムーズにつながっている。n型の半導体に於いてメインキャリヤーは伝導体にある電子であるため、この炭化珪素/Si層状構造の界面に於いて電子の移動を阻害するような要因は存在せず、抵抗無しに電流を流すことが出来る。これ以外の層状構造、例えばp型SiC/p型Siではメインキャリヤーであるホールの存在する価電子帯86は、上述のn型SiC/n型Siの場合の伝導帯のようにスムーズにつながらず、炭化珪素/Si界面83に於いて段差が生じ、順方向の電圧降下が起こり、キャリヤーの移動（電流の流れ）に伴って抵抗が生ずる。この他の種類の層状構造に於いても電気伝導は炭化珪素/Si界面83において抵抗を有する。この抵抗は例えば縦型の炭化珪素パワー素子などをSi基板表面に形成した炭化珪素を用いて形成した場合に問題となる。抵抗が最も小さいのは上述のn型の炭化

珪素とn型のSi基板が接する炭化珪素/Si層状構造を含む場合であることを確認した。本発明のn-SiC/n-Siの構成の層状構造は、この界面を電流が横切るあらゆる種類の炭化珪素半導体素子に有効で、例えば低損失のショットキーダイオードや、金属酸化物半導体電界効果型トランジスタ(MOSFET)、金属半導体電界効果型トランジスタ(MESFET)等の素子が形成できる。

つまり、上記SiC素子においては、少なくとも、n型の炭化珪素結晶がn型のSi基板表面に形成された層状構造を含むことが好ましい。

また前記SiC素子において、n型のSi基板の抵抗率が $10^2 \Omega \cdot \text{cm}$ 以下であると好ましい。上記抵抗率以下の導電性のSi基板は、縦型のSiC素子を形成した場合に、Si基板中を電流が容易に流れ、電流による発熱パワーロスも少なく、高効率のSiC素子が実現できる。

また前記SiC素子において、少なくとも、n型の炭化珪素結晶がn型のSi基板表面に形成された層状構造を含むショットキーダイオードを含むと好ましい。このような構成により、縦型のショットキーダイオードとして、SiC/Si界面での電気的な接合が無視でき、高耐圧・低損失が実現できる。

(実施例1)

市販品(米国のクリー(CREE)社製SiCウェハー)を購入したままの表面近傍に表面研磨に起因する欠陥が多数含まれている6H-SiC(0001)炭化珪素ウェハSi面をSiプロセスの通常のウェット酸化装置に導入し、酸素を沸騰している水でバーリングさせてフロー供給するウェット酸化雰囲気で1100°Cで1時間酸化処理を行った。この様にして形成された酸化膜は膜厚が40nm程度であった。この酸化膜の屈折率をエリプソメトリにより測定したが、酸化珪素膜としてリーゾナブルな値は得られず、表面近傍の欠陥や不純物が原因で、清浄な SiO_2 /SiC界面が形成できなかったと

思われる。この酸化膜を、フッ酸と、フッ化アンモニウム40vol. wt%を含む水溶液（例えばフッ酸:フッ化アンモニウム40vol. wt%を含む水溶液比=1:6）混合液で溶かすバッファードフッ酸処理し取り除いた。表面近傍の欠陥層は取り除かれ、清浄表面が形成された。この清浄表面をもう一度上記酸化装置に導入し、上記酸化処理をもう一度行った。この二度目の酸化膜の屈折率をエリプソメータで測定したら、30nmの膜厚で屈折率1.45を示し、表面近傍の欠陥が取り除かれ、界面の清浄な高性能の酸化珪素膜が形成されていることが確認された。ここでは6H-SiCについてのみ述べたが、他の4H, 3C等のSiCでも有効であり、表面についても(000 11)面に限るものではないことを確認した。

このようにして形成された清浄表面は、欠陥密度が $1 \times 10^8 \text{ cm}^{-2}$ 以下であることがESR（エレクトロンスピントレソナンス）測定によって確認された。

（実施例2）

本発明のSiC素子の製造方法に係る炭化珪素の表面処理方法のもう一つの実施例を示す。第一のプロセスとして、6H-SiC(0001)面: 4度off Si面の単結晶基板をイオン打ち込み装置に導入し、酸素のイオンを30eVのエネルギーで 1×10^{16} のドーズ量打ち込んだ。この場合のSiC結晶中の打ち込まれた酸素の分布は、ピーク位置を表面から60nm程度の深さでとった。また、イオン打ち込みによって導入された欠陥によって非晶質化した部分は表面から80nm程度の深さの部分であった。この場合、酸素打ち込み時の基板温度は100°C以下に保った。この打ち込まれたSiC基板をイオン打ち込み装置から取り出し、第二のプロセスとして、通常のウェット酸化装置に導入し実施例1と同様にウェット酸素雰囲気で1100°Cで1時間酸化処理を行った。この様にして形成された酸化膜は、膜厚が150nmと、イオン打ち込み無しにウェット酸化を行った場合の30nmより大き

く増大した。この酸化膜の屈折率をエリプソメータで測定したところ、屈折率1.45を示し界面の清浄な高性能の酸化珪素膜が形成されていることが確認された。ここではイオンのエネルギーが30keVの場合を述べたが本発明の範囲であれば有効に酸化膜が形成された。ドーズ量・SiCの温度も本実施例以外でも本発明の範囲であれば有効であった。更に30keVの打ち込みだけでなく150keVの打ち込みも30keVの場合と同様のドーズ量で重ねて行うことにより更に厚い280nmの膜厚の酸化膜が得られることも確認した。ここでは6H-SiCについてのみ述べたが他の4H, 3C等のSiCでも有効であり、表面についても(0001)面に限るものではないことを確認した。このようにして形成された酸化膜を、第三のプロセスとして、フッ酸と40vol.%フッ化アンモニウム水溶液の（例えば1:6）混合液で溶かすバッファードフッ酸処理で取り除き炭化珪素清浄表面を形成した。このようにして形成された清浄表面は、欠陥密度が $1 \times 10^8 \text{ cm}^{-2}$ 以下であることがESR（エレクトロンスピントレゾナンス）測定によって確認された。

（実施例3）

本発明のSiC素子の製造方法に係る炭化珪素の表面処理方法の実施例を示す。第一のプロセスとして、6H-SiC(0001)面：4度off Si面の単結晶基板をイオン打ち込み装置に導入し、ネオンのイオンを30eVのエネルギーで 5×10^{16} のドーズ量打ち込んだ。この場合のSiC結晶中の打ち込まれたネオンの分布は実施例2の酸素の場合と殆ど一致し、ピーク位置を表面から60nm程度の深さでとった。また、イオン打ち込みによって導入された欠陥によって非晶質化した部分は表面から90nm程度の深さの部分であった。この場合、ネオン打ち込み時の基板温度は100°C以下に保った。この打ち込まれたSiC基板をイオン打ち込み装置から取り出し、第二のプロセスとして、通常のウェット酸化装置に導入し実施例1と同様

にウェット酸素雰囲気で1100°Cで1時間酸化処理を行った。この様にして形成された酸化膜は膜厚が150nmと、イオン打ち込み無しにウェット酸化を行った場合の30nmより大きく増大した。この酸化膜の屈折率をエリプソメータで測定したら、屈折率1.45を示し界面の清浄な高性能の酸化珪素膜が形成されていることが確認された。これらの膜厚・屈折率などは実施例1の酸素イオンを打ち込んだ場合とほぼ一致していた。ここではイオンのエネルギーが30keVの場合を述べたが本発明の範囲であれば有効に酸化膜が形成された。ドーズ量・SiCの温度も本実施例以外でも本発明の範囲であれば有効であった。更に、30keVの打ち込みだけではなく150keVの打ち込みも重ねて行うことにより更に厚い280nmの膜厚の酸化膜が得られることも確認した。ここでは6H-SiCについてのみ述べたが他の4H, 3C等のSiCでも有効であり、表面についても(0001)面に限るものではないことを確認した。本実施例2～3に於いて、第一のプロセスに於いて打ち込まれるイオンは酸素、ネオンであったが、例えば珪素のように酸化により酸化珪素のような絶縁物となる物質、炭素のように酸化により二酸化炭素のような気体になる物質、窒素又はアルゴン・クリプトン・キセノン等のように安定な気体である物質、水素のように酸化されて水となり高温で気体となる物質等のような、他のイオンを用いても良好な酸化珪素薄膜が形成された。このようにして形成された酸化膜を第三のプロセスとして、実施例2と同様のバッファードフッ酸処理で取り除き炭化珪素清浄表面を形成した。

このようにして形成された清浄表面は、欠陥密度が $1 \times 10^8 \text{ cm}^{-2}$ 以下であることがESR(エレクトロンスピントレゾナンス)測定によって確認された。

25 (実施例4)

ステンレス製の金属マスクを用いてイオンビームを遮ることにより、

実施例2で用いたのと同様の炭化珪素基板（直径30mm）の一部に実施例2に述べたごとく酸素をイオン打ち込みした。30keVのエネルギーと150keV+30keVの多重打ち込みされた部分をそれぞれ5mm角の広さで形成した。イオン打ち込みのドーズ量は、30keVの打ち込みの場合は 1×10^{16} ion s/cm²、30keV+150keVの多重打ち込みの場合はそれぞれのエネルギーで 1×10^{16} ions/cm²とした。このイオン打ち込みされた炭化珪素基板に、実施例2と同様の酸化処理を行った。マスクされたイオン打ち込みを受けない領域には30nmの厚さ、30keVイオン打ち込み領域には150nm、30keV+150keVイオン打ち込み領域には280nmの厚みのSiO₂膜が形成された。このパターン化された酸化膜を実施例2と同様のバッファードフッ酸処理により取り除くと、それぞれ60nm、120nmの深さの5mm角のパターンが形成された炭化珪素清浄表面が形成された。

10 このようにして形成された清浄表面は、欠陥密度が 1×10^8 cm⁻²以下であることがESR（エレクトロンスピルゾナンス）測定によって確認された。

この清浄炭化珪素表面を、もう一度上記酸化処理・酸化膜エッチ処理を繰り返すと欠陥密度が更に減少することが確認された。上記酸化処理・酸化膜エッチ処理を複数回繰り返すと更に欠陥密度が減少した。

（実施例5）

20 炭化珪素表面をCF₄+O₂霧囲気のリアクティブイオンエッチにより、Al薄膜をマスクとしてエッチしてパターンを形成した。この表面は欠陥密度が 10^9 cm⁻²以上あることがESR測定により確認された。この表面を、実施例1に示した方法と同様の方法により酸化処理し酸化膜を形成し、この酸化膜を実施例2と同様のバッファードフッ酸処理により取り除くと欠陥密度が 10^8 cm⁻²以下となった。

この場合、HF等の他のガスを用いたリアクティブイオンエッチはもと

より、数キロeVのAr等の不活性ガスのイオンによるイオンミリング、塩化水素ガスなどによるプラズマエッチ、エキシマレーザを用いたレーザーエッティング、ダイヤモンドソーなどによる機械的切削、ダイヤモンドペーストを用いた研削、等によってパターンを形成された炭化珪素表面 5 であっても、本発明の酸化膜を形成してそれを除去する方法により、上記炭化珪素清浄表面が形成できることも確認した。

さらに、エッティング処理によりパターンが形成された炭化珪素表面に 10 、実施例2や3と同様のイオンを打ち込み比較的厚い酸化膜を形成して、この酸化膜を除去することによっても、上記炭化珪素清浄表面が形成された。

実施例4と同様に、酸化処理・酸化膜エッチ処理を複数回繰り返すとさらに欠陥密度が減少した。

(実施例6)

まず、Si(001) [110]方向に4度-offcut 基板をMBE装置内に導入し、 15 10^{-9} Torr以下の高真空中で900°C以上に加熱し、反射電子線回折(Reflective High Energy Electron Diffraction:RHEED)観察によりSi(001)(2x1)表面再配列が観測されるSi清浄表面を形成した。

ここではSi基板を高真空中で加熱してSi(001)2x1清浄表面を形成したが、真空度は 10^{-6} Torr以下なら清浄化できる、また更に低真空の水素ガス雰囲気中でも清浄化できることを確認した。これよりも悪い真空の場合は、清浄化する前にSiCがランダムにSi表面に形成されてしまい、ヘテロエピタキシャル成長を均一に行うことが出来ない。また、加熱ではなく、エキシマレーザ・重水素ランプ光等の紫外線領域の波長を含む光を照射しても清浄化することが出来た。また、高真空中でなく、オゾン・塩素又は塩化物・フッ素又はフッ化物ガスなどの反応性エッティングガスにさらすことによっても清浄表面が形成できた。

この清浄表面を400°C以下に冷却した後、昇温速度100°C毎分で昇温した。基板温度が400°Cに達した時点から、黒鉛粒を充填した坩堝に電子銃を照射する電子線蒸着器から炭素原子を蒸発させて、基板表面に供給し、第一のプロセスを行った。この場合の坩堝から基板までの距離は40cm程度で、電子線蒸着器への供給電力は、8kV, 100mA程度が適当であった。Si基板表面と炭素の反応が始まる600°Cに達するまでは、基板表面に供給される炭素は炭素薄膜を形成する。この第一のプロセスによってSi基板表面に形成される炭素薄膜は5原子層程度の膜厚であった。

本実施例の第一のプロセスにおいて、炭素の供給は基板の昇温中に400°Cから炭素の供給を始め、炭素を含む薄膜の形成はSi基板表面が400°C以下の温度から600°Cまでの昇温途中に行われたが、600°C以下-195°C以上の範囲で基板温度を一定としても変化させても炭素の薄膜が形成され有効であることを確認した。600°C以下の温度であったら良く400°Cに限るものではない。600°C以上の温度から炭素を供給し炭化するとSiC/Si界面にピットが形成され易くなり、薄膜中に結晶方位の異なる結晶粒が成長しやすい。

また、形成される炭素薄膜は1から20原子層の範囲であれば、第二のプロセスに於いて炭化により良結晶性の炭化珪素が形成されることを確認した。1原子層以下であると反応が不均一になり、20原子層以上であると炭素薄膜が非常に安定となってしまい第二のプロセスに於いて反応が起こりにくくなつた。形成される炭素薄膜は、炭素以外に例えば水素・塩素などを含んでいても有効であることも確認した。また、この場合第一のプロセスにより形成される炭素を含む薄膜は非晶質薄膜であった。第二のプロセスの炭化の時に、非晶質薄膜は結晶質の薄膜に比べて反応性が高く効率よく高性能炭化層である欠陥の少ないSiCが形成された。

本実施例において、炭素は電子線蒸着器から原子またはクラスターの形で供給されており、ガス状の炭素の供給とは異なっている。本実施例の薄膜形成中に C_2H_4 等のガス状の炭素源を 1×10^{-7} Torr以上供給すると、実施例で述べた単相の3C-SiCの形成が悪化、多数のツウィンが形成されることが確認された。これは、第二のプロセスの炭化反応時に、ガスとSi基板表面の反応が起こり、Si基板表面のステップや欠陥が選択的の反応し、形成される炭化珪素が多数の格子欠陥・ツウィン・ピット等を含むためと考えられる。このことより、本発明の炭化珪素薄膜の形成方法の実現のためには、ガス状ではない分子線の炭素の供給が有効で、第一のプロセスに於いて低温に保たれた基板表面に炭素薄膜を形成することが有効であることが確認された。この場合、電子線蒸着器から供給される炭素ではなく、炭化水素ガスをフィラメントを用いてクラッキングした炭素源であっても、第一のプロセスに於いて炭素薄膜が形成されて有効であることが確認された。

基板温度は、炭素の供給を受けつつ昇温され、800°C以上の昇温過程で第二のプロセスの炭化処理がなされた。この場合、上記offcut基板を用いると、炭化過程で形成されるSiC結晶粒の結晶方向が揃うことが確認された。これはoffcut 基板表面にはテラスとステップが多数存在し、ステップエッジに平行な長く連なる原子列のP方向と、ステップエッジに垂直でステップエッジにより分断された短いテラス上の原子列のN方向について異なる表面反応性を示すためである。つまり、数原子層の炭素薄膜がSi(001)表面と固相反応してSi[110]が炭素と共に収縮することが、炭化の基本メカニズムであるため、Si[110]の原子列の連なりが短い方がより容易に収縮することが出来、均一な3C-SiC(001)/Si(001)界面が形成できると考えられる。上記のoffcut基板表面においては、上記N方向にSi[110]原子列の収縮が容易に起こり、3C-SiC結晶の[110]

のSi(下)C(上)方向がN方向と一致する。

第二のプロセスに於いて、Si基板は800°C以上Siの融点以下の範囲まで昇温されれば炭化が起こることを確認した。また、炭化が進行する600~1000°Cの間の昇温速度は500°C/分以下20°C/分以上の範囲であれば、
5 ヘテロエピタキシャルな炭化珪素がSi基板表面に形成されることを確認した。この範囲以上の昇温速度では、基板を均一に昇温する事が難しく、この温度以下の昇温速度では、界面の均一さが低下した。ここまで述べた第一第二のプロセスは、 10^{-7} Torr以下の高真空中で行うとツイ
ン発生が抑制され有効であった。

10 基板温度が1050°Cに達した時点から、炭素に加えて珪素もクヌーセンセルから供給され第三のプロセスを行った。この場合のSiクヌーセンセルの温度は1357°Cに保たれた。基板表面の結晶性は、MBEの成長室中で常にRHEEDにより観測されており、インサイチュー(*in-situ*)分析が行われている。3C-SiC(001)成長表面に供給されるC/Si量は、3C-SiC(001)表面が安定な(3x2)表面再配列構造を常に保つように制御された(表面制御成長)。3C-SiC(001)(3x2)表面は、Si-terminated表面に過剰なSi原子が付加された構造を有し、C/Si=1のSiCの構造に比べてSi過剰な表面となっている。この表面制御成長による3C-SiC(001)表面の成長は、常にSi過剰な表面からSi原子が供給されるため、Si(上)C(下)の方向への成長が選択的に起こり結晶粒がこの方向へより長く成長する。この結晶粒の選択成長方向がoff-cut基板表面のテラス上に長く連なっているP方向に一致していれば、結晶粒の成長がテラス上でステップによる妨害無しに進行し、容易に単相の3C-SiC単結晶の成長が得られる。一方上記結晶方向と90度の関係にあるアンチフェーズドメインは、選択成長方向がN方向となり、成長がステップによって常に阻害される。上記2種類のアンチフェーズドメインが成長する場合には、選択成長方向が
15
20
25

P方向に一致している結晶粒が選択的に成長し、もう一方のアンチフェーズドメインは成長に伴って消失してゆくと考えられる。上記、off-cut表面の炭化によって形成される3C-SiCの結晶方向はSi(下)C(上)//N方向であったが、この結晶方位は、テラス上の選択成長を考慮したSi(上)C(下)//P方向と一致する。つまり、上記炭化処理と表面制御成長を行えば、方位の揃った3C-SiC単結晶が選択的に成長し、他のアンチフェーズドメインの成長は阻害され、ある程度の膜厚を成長させれば単相の3C-SiC単結晶薄膜が得られる。

図9に上記表面制御成長を3時間行った100nm膜厚の単相3C-SiC(001)表面の走査型電子顕微鏡(SEM)写真を示す。方位の揃った結晶粒がテラス上を選択的に成長しコアレスして大型の単結晶を形成しているのが観察できる。膜厚100nmに対して、観測されるそれぞれの結晶粒の大きさは100nm程度であった。さらにこの薄膜の成長を続けると、膜厚の増大に伴ってこれらの結晶粒は更に大きくコアレスして大きな単結晶粒を形成した。

図10Aに、本発明の炭化珪素薄膜の形成方法による100nm厚の単相3C-SiC単結晶薄膜のESRスペクトルを示す。図10Bに比較のために他の方法（ガスとSi基板表面との反応による炭化反応）によって形成された炭化珪素薄膜のESRスペクトルを示す。図10Bにおいて観測される格子欠陥に対応するSiダングリングボンドのスペクトルが、本発明の炭化珪素薄膜の製造方法により形成された図10Aにおいては確認されず、薄膜中の格子欠陥が飛躍的に減少していることが確認された。

本実施例においては、異方性を有するSi(001)基板としてoff-cut基板を用いたが、表面に異方性がありテラスとステップを含んでいれば、just-cut基板であっても異方性エッチングなどにより表面に凸凹を付けた表面でも良く、off-cutの方向も[110]方向に限るものではなく、[110]

方向とこれと90度の角度をなす[110]方向について同等でなく異方性が有ればどの方向にoff-cutしたものでも良い。異方性を十分確保し効率的に単相のSiCを形成するためには、Si表面のステップエッジの方向が、Si[110]方向と0～30度の範囲の角度であることが好ましい。

5 本実施例において、off-cutの角度は4度でテラスの幅は2nm程度であったが、off-cutの角度を変化させてテラス幅を変えて、テラス幅が0.5nm～100nmの範囲では、良好な単相の3C-SiC単結晶薄膜が得られた。0.5nm未満のテラス幅の場合は、炭化によって多数のツウィンが形成され、単相の単結晶薄膜が形成できない。また、100nmを超えるテラス幅においては、炭化メカニズムにおいて異方性が有効に機能せず、異相界面(anti phase boundary:APB)を含む2フェーズの薄膜となつた。

10 本実施例においては、炭化後に炭素と珪素を供給してSiC(001)を成長させるプロセスにおいて、3C-SiC(001)表面が(3x2)の表面再配列を有しSiターミネイト(001)表面上に付加Siが存在するSi過剰な表面を保持して成長させた。表面再配列がSi過剰な他の再配列構造(5x2), (7x2), . . . (2n+1, 2) (nは任意の正の整数)を保持するように成長させた場合も本発明は有効であった。また、Siターミネイト(001)表面である(2x1)表面でも有効であった。Si過剰な表面においてSi/C存在比は、1から2の範囲が適当である。Si/C比を2以上にすると、SiC表面にSiの結晶粒が析出し、SiCの成長が阻害され、良好な結晶性を有するSiCの成長が出来なかつた。

15 本実施例においては、Si(001)表面について説明したが、例えばSi(111)面のようなSi基板の他の表面でも本発明の上述のSiCの成長方法が有効であることを本発明者は確認した。炭素を含む薄膜を形成して炭化・成長させるプロセス、Si基板の清浄化、異方性を有するSi基板の使用、について3C-SiC(001)面の成長方法の場合と同様であった。成長中のS

i/C比の制御については、3C-SiC(001)の場合とは逆で、C過剰な表面が3C-SiC(111)の成長には適しており、Si過剰の場合は、3C-SiC(111)表面に3C-SiC(001)ファセットが現れ表面の荒れが認められ、Si結晶粒が成長する場合もあった。Si/C比は、1~0.5の範囲が適しており、0.5以下では、3C-SiC(111)膜の表面の荒れが認められた。3C-SiC(111)面の成長最適条件と α -SiC(0001)表面の成長最適条件は、ほぼ同じであることを本発明者は確認した。つまり、C過剰な表面が α -SiC(0001)表面の成長には適している。最適条件からはずれると3C-SiC(111)と同様な問題が生じた。

10 (実施例7)

実施例6に従って100nm膜厚の炭化珪素薄膜をSi基板上に形成した後、基板をCVD装置に導入して炭化珪素を高速で成長させた。基板温度を誘導加熱により1300°Cに加熱し、2slmの流量の水素ガスをキャリヤーガスとし、1sccmのシランガス、0.4sccmのプロパンガスを原料ガスとして供給した。成長室はロータリーポンプにより引かれており、100Torr程度に保たれた。この条件で5時間成長させることにより、12ミクロン膜厚の低欠陥炭化珪素薄膜が成長した。少なくとも第一・第二のプロセスをMBE装置で高真空中で行い、第三のプロセス又はその一部をCVD装置で行うことを特徴とする本実施例は、電子デバイス用の厚いヘテロエピタキシャル膜の成長に適している。

20 (実施例8)

本実施例は、SiC素子の製造方法に係るSiCの表面処理方法を説明する。6H-SiC(0001)面：4度off Si面の単結晶基板をイオン打ち込み装置に導入し、酸素のイオンを30eVのエネルギーで 1×10^{16} のドーズ量打ち込んだ。この場合のSiC結晶71中の打ち込まれた酸素の分布は図11の様になり、ピーク位置115を表面112から600nm程度の深さでとった。また、

イオン113打ち込みによって導入された欠陥によって非晶質化した部分14は表面から80nm程度の深さの部分であった。この場合、酸素打ち込み時の基板温度は100°C以下に保った。この打ち込まれたSiC基板をイオン打ち込み装置から取り出し、通常のウェット酸化装置に導入しウェット酸素雰囲気で1100°Cで1時間酸化処理を行った。この様にして形成された酸化膜は膜厚が150nmと、イオン打ち込み無しにウェット酸化を行った場合の30nmより大きく増大した。この酸化膜の屈折率をエリプソメータで測定したら、屈折率1.45を示し界面の清浄な高性能の酸化珪素膜が形成されていることが確認された。ここではイオンのエネルギーが30keVの場合を述べたが本発明の範囲であれば有効に酸化膜が形成された。

ドーズ量・SiCの温度も本実施例以外でも本発明の範囲であれば有効であった。更に、30keVの打ち込みだけでなく150keVの打ち込みも重ねて行うことにより更に厚い280nmの膜厚の酸化膜が得られることも確認した。ここでは6H-SiCについてのみ述べたが他の4H, 3C等のSiCでも有効であり、表面についても(0001)面に限るものではないことを確認した。

(実施例9)

本実施例は、SiC素子の製造方法に係るSiCの表面処理方法のもう一つを説明する。6H-SiC(0001)面：4度off Si面の単結晶基板をイオン打ち込み装置に導入し、ネオンのイオンを30eVのエネルギーで 5×10^{16} のドーズ量打ち込んだ。この場合のSiC結晶中の打ち込まれたネオンの分布は実施例3の酸素の場合と殆ど一致し、ピーク位置を表面から60nm程度の深さでとった。また、イオン打ち込みによって導入された欠陥によって非晶質化した部分は表面から90nm程度の深さの部分であった。この場合、ネオン打ち込み時の基板温度は100°C以下に保った。この打ち込まれたSiC基板をイオン打ち込み装置から取り出し、通常のウェット酸化装置に導入しウェット酸素雰囲気で1100°Cで1時間酸化処理を行った。こ

の様にして形成された酸化膜は膜厚が150nmと、イオン打ち込み無しにウェット酸化を行った場合の30nmより大きく増大した。この酸化膜の屈折率をエリプソメータで測定したら、屈折率1.45を示し界面の清浄な高性能の酸化珪素膜が形成されていることが確認された。これらの膜厚・
5 屈折率などは実施例3の酸素イオンを打ち込んだ場合とほぼ一致してい
た。ここではイオンのエネルギーが30keVの場合を述べたが本発明の範
囲であれば有効に酸化膜が形成された。ドーズ量・SiCの温度も本実施
例以外でも本発明の範囲であれば有効であった。更に、30keVの打ち込
みだけでなく150keVの打ち込みも重ねて行うことにより更に厚い280nm
10 の膜厚の酸化膜が得られることも確認した。ここでは6H-SiCについての
み述べたが他の4H, 3C等のSiCでも有効であり、表面についても(0001)面
に限るものではないことを確認した。本実施例8、9に於いて、第一の
プロセスに於いて打ち込まれるイオンは酸素、ネオンであったが、例え
ば珪素のように酸化により酸化珪素のような絶縁物となる物質、炭素の
15 ように酸化により二酸化炭素のような気体になる物質、窒素又はアルゴ
ン・クリプトン・キセノン等のように安定な気体である物質、水素のよ
うに酸化されて水となり高温で気体となる物質等のような、他のイオン
を用いても良好な酸化珪素薄膜が形成された。

(実施例10)

20 まず、 $10\Omega\text{cm}$ の抵抗率のn型のSiの[110]方向に4度-offcut (001)基
板をMBE装置内に導入し、 10^{-8}Torr 以下の高真空中で900°C以上に加熱し
、RHEED観察によりSi(001)(2x1)表面再配列が観測されるSi清浄表面を
形成した。この清浄表面を400°C以下に冷却した後、昇温速度100毎分で
昇温した。基板温度が400°Cに達した時点から、黒鉛粒を充填した坩埚
25 に電子銃を照射する電子線蒸着器から炭素原子を蒸発させて、基板表面
に供給した。この場合の坩埚から基板までの距離は40cm程度で、電子線

蒸着器への供給電力は、8kV, 100mA程度が適當であった。基板温度は、炭素の供給を受けつつ昇温され、800°C以上の昇温過程で炭化処理がなされた。この場合、上記offcut基板を用いると、炭化過程で形成されるSiC結晶粒の結晶方向が揃うことが確認された。これはoffcut基板表面にはテラスとステップが多数存在し、ステップエッジに平行な長く連なる原子列のP方向と、ステップエッジに垂直でステップエッジにより分断された短いテラス上の原子列のN方向について異なった表面反応性を示すためである。

数原子層の炭素薄膜がSi(001)表面と固相反応してSi[110]が炭素と共に収縮することが、炭化の基本メカニズムであるため、Si[110]の原子列の連なりが短い方がより容易に収縮することが出来、均一な3C-SiC(001)/Si(001)界面が形成できると考えられる。上記のoffcut基板表面においては、上記N方向にSi[110]原子列の収縮が容易に起こり、3C-SiC結晶の[110]のSi(下)C(上)方向がN方向と一致する

基板温度が1050°Cに達した時点から、炭素に加えて珪素もクヌーセンセルから供給された。この場合のSiクヌーセンセルの温度は1375°Cに保たれた。基板表面の結晶性は、MBEの成長室中で常にRHEEDにより観測されており、in-situ分析が行われている。3C-SiC(001)成長表面に供給されるC/Si量は、3C-SiC(001)表面が安定な(3x2)表面再配列構造を常に保つように制御された(表面制御成長)。3C-SiC(001)(3x2)表面は、Si-terminated表面に過剰なSi原子が付加された構造を有し、C/Si=1のSiCの構造に比べてSi過剰な表面となっている。この表面制御成長による3C-SiC(001)表面の成長は、常にSi過剰な表面からSi原子が供給されるため、Si(上)C(下)の方向への成長が選択的に起こりP方向に一致していれば、結晶粒の成長がテラス上でステップによる妨害無しに進行し、容易に単相の3C-SiC単結晶の成長が得られる。一方上記結晶方向と90度

の関係にあるアンチフェーズドメインは、選択成長方向がN方向となり、成長がステップによって常に阻害される。上記2種類のアンチフェーズドメインが成長する場合には、選択成長方向がP方向に一致している結晶粒が選択的に成長し、もう一方のアンチフェーズドメインは成長に伴って消失してゆくと考えられる。上記、off-cut表面の炭化によって形成される3C-SiCの結晶方向はSi(下)C(上)//N方向であったが、この結晶方位は、テラス上の選択成長を考慮したSi(上)C(下)//P方向と一致する。つまり、上記炭化処理と表面制御成長を行えば、方位の揃った3C-SiC単結晶が選択的に成長し、他のアンイフェーズドメインの成長は阻害され、ある程度の膜厚(20nm以上)を成長させれば単相の3C-SiC単結晶薄膜が得られた。この場合、基板のSiはn型を用いており、更に上記SiCを成長させる場合に窒素を成長室中に 10^{-8} Torr以上の真空中度になる程度導入する事によりNがドープされてSiC薄膜もn型にした。

この単層の炭化珪素膜を更にCVD法により成長させて30ミクロンの膜圧の炭化珪素をSi基板上に形成した。この場合、CVD成長室内に水素ガスを2LM、シランガスを1sccm、プロパンガスを0.4sccm導入し、ロータリーポンプで引きながら100Torr程度の減圧下で結晶成長を行った。基板は黒鉛のサセプタ上に置かれ、20kHzの高周波の誘導加熱により1300°C程度に加熱された。成長中にチッソガスも1sccm程度導入することにより、成長する炭化珪素はn型の半導体となった。

図12の様に、上記の様にして形成されたn-SiC/n-Si層状構造のSiC121側の表面にはNiを電子ビーム蒸着し900°Cの熱処理をAr雰囲気で加え電極128とした。この場合、Si基板122は0.5mmの厚さで、SiC薄膜121は30ミクロンの膜厚であった。また、Si側の裏面にAlSi電極127をスパッタ蒸着法により形成しSi側の電極とした。これらの電極は、それぞれSi及びSiCにオーム接合していた。上記Si側とSiC側の電極127、1

28間に電圧をかけてI-V特性を測定すると、図13の様に極性を示さないリニアな特性が観測された。これは、SiC/Si界面における各々の伝導体が不連続性を持たずスムーズに繋がっていることを示している。このSiC/Si界面を横切るように流れている電流は界面を感じることなく
5 、電流パスの単なる電気抵抗のみを感じる。本実施例ではSi基板の抵抗率を $10\Omega\cdot\text{cm}$ としたが、 $10^2\Omega\cdot\text{cm}$ 以下の範囲で有れば、良好なI-V特性が観測された。他のSiC/Si界面の組み合わせ n-SiC/p-Si, p-SiC/n-Si, p-SiC/p-Siの場合は、上記SiC/SiのI-V特性が極性を示し、界面でのバンドの不連続性が確認された。

10 (実施例11)

実施例10と同様にn-SiC/n-Si層状構造を形成するとこの層状構造のみが低抵抗なI-V特性を示し、例えば図14のようにこのSiC141表面に抵抗加熱蒸着法により金のショットキー電極149を形成したショットキダイオードにおいて、SiC/Si界面を横切る方向に電流を流したときに界面における順方向電圧降下などが起こらず理想的な低抵抗になることを確認した。他の電極は上記実施例10の場合と同じである。図15に本実施例11のショットキダイオードのI-V特性を示す。他の構成p-SiC/p-Si等の場合に比べて、順方向の抵抗が最小であった。

15 産業上の利用可能性

20 前記した通り、本発明によれば、高パワーデバイス・高温デバイス・耐環境性デバイスなどの半導体素子に応用可能な、ワイドバンドギャップ半導体材料である、炭化珪素(SiC)の素子及び単結晶薄膜の製造方法を提供することができる。特に、本発明は、炭化珪素(SiC)を用いた例えば半導体素子・センサー等の電子素子を形成する場合の絶縁膜の形成方法及び清浄表面の形成方法、さらにトレンチ構造などを含む表面構造の形成方法、及び形成された低欠陥表面を有するSiC素子を提供す
25

することができる。さらに、Si基板表面に、ヘテロエピタキシャル成長させることにより、Siウェハ上に結晶欠陥の少ない単相の3C-SiC単結晶薄膜を形成する方法を提供することができる。

5

10

15

20

25

請 求 の 範 囲

1. 炭化珪素結晶を酸素雰囲気で加熱し酸化珪素薄膜を炭化珪素結晶表面に形成するプロセスと、前記炭化珪素結晶表面に形成された酸化珪素薄膜をエッティングするプロセスを含むSiC素子の製造方法。
5
2. SiC炭化珪素結晶の表面の少なくとも一部にイオン打ち込みしSiC結晶表面近傍に結晶欠陥を導入する第一のプロセスと、上記イオン打ち込みされ欠陥の導入されたSiC結晶を酸素雰囲気で加熱し酸化珪素薄膜をSiC結晶表面に形成する第二のプロセスと、上記SiC結晶表面に形成された酸化珪素薄膜をエッティングする第三のプロセスを含む請求項1に記載のSiC素子の製造方法。
10
3. 第一のプロセスに於いてSiC表面に打ち込まれるイオンが、酸素、珪素、炭素、不活性ガス、窒素及び水素から選ばれる少なくとも一つのガスである請求項2に記載のSiC素子の製造方法。
15
4. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのドーズ量が $10^{14} \text{ ions/cm}^2$ 以上である請求項2に記載のSiC素子の製造方法。
5.
5. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーが1keV以上10MeV以下である請求項2に記載のSiC素子の製造方法。
20
6. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーを2種類以上選び多重打ち込みする請求項2に記載のSiC素子の製造方法。
25
7. 第一のプロセスに於いてSiC表面にイオンを打ち込む際、SiCの温度が500°C以下に保たれている請求項2に記載のSiC素子の製造方法。
8. 第一のプロセスに於いてSiC表面にイオンを打ち込むことにより、SiC表面近傍に非晶質層を形成し、前記非晶質層を含むSiCを第二のプロセスに於いて酸化する請求項2に記載のSiC素子の製造方法。

9. 第一のプロセスに於いてSiC表面にイオンを打ち込む際、SiC表面の一部がマスクされており、イオン打ち込みされる部分がパターンニングされている請求項2に記載のSiC素子の製造方法。
10. 第一のプロセスに於いてSiC表面にイオンを打ち込む際、SiC表面の場所によって打ち込まれるイオンのエネルギー、イオン種及びイオン密度から選ばれる少なくとも一つが異なり、パターンニングされている請求項2に記載のSiC素子の製造方法。
11. エッティング処理により、パターン化された段差とテラスを形成された炭化珪素表面を、酸素雰囲気で加熱し酸化珪素薄膜を炭化珪素結晶表面に形成し、更に上記炭化珪素結晶表面に形成された酸化珪素薄膜をエッティングすることにより、エッティング処理によって導入された欠陥を除去する請求項1に記載のSiC素子の製造方法。
12. エッティング処理がリアクティブイオンエッティング、イオンミリング、プラズマエッティング、レーザーエッティング、機械的切削及び機械的研削から選ばれる少なくとも一種の方法により行われる請求項11に記載のSiC素子の製造方法。
13. 低温に保ったSi基板表面に炭素を供給し炭素を含む薄膜をSi基板表面に形成する第一のプロセスと、Si基板表面を加熱することによりSi基板と炭素を含む薄膜を固相反応させてSi基板表面を炭化させて炭化珪素を形成する第二のプロセスと、炭化後に炭素と珪素を供給して炭化珪素を成長させる第三のプロセスを含み、Si基板上に炭化珪素結晶膜を得る請求項1に記載のSiC素子の製造方法。
14. 第一のプロセスにおいてSi基板表面を液体窒素温度-195°C以上、600°C以下の温度範囲に保つ請求項13項記載のSiC素子の製造方法。
15. 第一のプロセスによりSi基板表面に形成される薄膜が1原子層以上20原子層以下の厚みに対応する炭素を含む請求項13に記載のSiC素子の

製造方法。

16. 第一のプロセスによりSi基板表面に形成される薄膜が非晶質の炭素を含む薄膜である請求項13に記載のSiC素子の製造方法。
17. 第一のプロセスにおいてSi基板表面に供給される炭素を含む物質が、少なくとも分子状の炭素を含む請求項13に記載のSiC素子の製造方法。
18. 第二のプロセスにおいて、Si基板表面の加熱を800°C以上Siの融点1414°C以下の範囲の温度まで行う請求項13に記載のSiC素子の製造方法。
19. 第二のプロセスにおいて、Si基板表面を加熱する際、600°Cから1000°Cの間の昇温速度を500°C/分以下20°C/分以上とする請求項13に記載のSiC素子の製造方法。
20. 少なくとも第一及び第二のプロセスを 10^{-7} Torr以下の真空中で行う請求項13に記載のSiC素子の製造方法。
21. 少なくとも第一及び第二のプロセスを真空中の分子線エピタキシ(MBE)プロセスによって行い、第三のプロセス又はその一部を成長速度の速い化学蒸着(CVD)プロセスによって行う請求項13に記載のSiC素子の製造方法。
22. 炭素を供給する前に、Si基板表面から酸化膜を除去し表面を清浄化するプロセスを含む請求項13に記載のSiC素子の製造方法。
23. 清浄化されたSi表面が、Si(001)2x1表面再配列構造を有する請求項22に記載のSiC素子の製造方法。
24. Si基板表面の清浄化プロセスが、 10^{-6} Torr以下の真空中又は水素雰囲気中で800°C以上に加熱する工程を含む請求項22に記載のSiC素子の製造方法。
25. Si基板表面の清浄化プロセスが、基板表面に紫外光を照射する工程を含む請求項22に記載のSiC素子の製造方法。

26. Si基板表面の清浄化プロセスが、オゾンと塩素、塩化物とフッ素及びフッ化物ガスから選ばれる少なくとも一つの反応性エッチガスにSi基板表面をさらす工程を含む請求項22に記載のSiC素子の製造方法。

27. SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiCを成長させる際、炭化珪素の成長表面で珪素原子が炭素原子に対して常に過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項13に記載のSiC素子の製造方法。

28. 3C-SiCの(001)成長表面が2 x 3及び2 x 5から選ばれる少なくとも一つの表面再配列をとるよう、炭化珪素表面での炭素と珪素の存在比を制御する請求項27に記載のSiC素子の製造方法。

29. 3C-SiCの(001)成長表面での珪素原子と炭素原子の存在比が1より大きく2以下の珪素過剰状態となるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項27に記載のSiC素子の製造方法。

30. SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiC薄膜を形成する際に、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる測定手段を設け、3C-SiC(001)表面の2 x 3または2 x 5構造をモニタし、3倍周期または5倍周期が常に観測されるようにSiC表面での炭素と珪素の存在比を制御する機構を有する装置を用いる請求項27に記載のSiC素子の製造方法。

31. SiCの表面に珪素と炭素を供給し(111)面を有する3C-SiCまたは(001)面を有する α -SiC薄膜を形成する際、SiCの成長表面で炭素原子が珪素原子に対して過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項13に記載のSiC素子の製造方法。

32. 3C-SiCの(111)または α -SiCの(0001)成長表面での珪素原子と炭素原子の割合が1以下0.5以上の炭素過剰状態となるように、SiC表面での炭素と珪素の存在比を制御する請求項31に記載のSiC素子の製造方法。

33. SiCの表面に珪素と炭素を供給し(111)面を有する3C-SiC薄膜または(0001)面を有する α -SiC薄膜を形成する際、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる測定手段を設け、3C-SiC(111)表面状態を観測しSiC表面での炭素と珪素の存在比を制御し、SiC以外の結晶成長を抑制する機構を有する装置を用いる請求項31に記載のSiC素子の製造方法。

5 34. 炭化珪素薄膜をSi基板表面に成長させる際に用いるSi基板表面が異方性を有し、テラスとステップを含む請求項1に記載のSiC素子の製造方法。

10 35. Si基板表面のテラスの幅が0.5nm以上100nm以下である請求項34に記載のSiC素子の製造方法。

36. 異方性を有するSi基板表面がSiの(111)又は(001)のミスカット(miscut)面である請求項34に記載のSiC素子の製造方法。

15 37. Si基板表面がSi(001)のmiscut面であり、ミスカット(miscut)によって生ずるステップエッジの方向とSi[110]結晶軸方向とのなす角が0～30度の間である請求項36に記載のSiC素子の製造方法。

20 38. SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiCを成長させる際、炭化珪素の成長表面で珪素原子が炭素原子に対して常に過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項34に記載のSiC素子の製造方法。

39. 3C-SiCの(001)成長表面が2×3及び2×5から選ばれる少なくとも一つの表面再配列をとるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項38に記載のSiC素子の製造方法。

25 40. 3C-SiCの(001)成長表面での珪素原子と炭素原子の存在比が1より大きく2以下の珪素過剰状態となるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項38に記載のSiC素子の製造方法。

41. SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiC薄膜を形成する際、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる測定手段を設け、3C-SiC(001)表面の2×3または2×5構造をモニタし、3倍周期または5倍周期が常に観測されるようにSiC表面での炭素と珪素の存在比を制御する機構を有する装置を用いる請求項39に記載のSiC素子の製造方法。

42. SiC炭化珪素結晶の表面にイオン打ち込みし炭化珪素結晶中に結晶欠陥を導入する第一のプロセスと、上記イオン打ち込みされ欠陥の導入された炭化珪素結晶基板を酸素雰囲気で加熱し酸化珪素薄膜を形成する第二のプロセスを含む請求項1に記載のSiC素子の製造方法。

43. 第一のプロセスに於いてSiC表面に打ち込まれるイオンが酸素、珪素、炭素、不活性ガス、窒素、水素から選ばれる少なくとも一つのイオンである請求項42に記載のSiC素子の製造方法。

44. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのドーズ量が 10^{14} ions/cm²以上である請求項42に記載のSiC素子の製造方法。

45. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーが1keV以上10MeV以下である請求項42に記載のSiC素子の製造方法。

46. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーを2種類以上選び多重打ち込みする請求項42に記載のSiC素子の製造方法。

47. 第一のプロセスに於いてSiC表面にイオンを打ち込む際、SiCが500°C以下に保たれている請求項42に記載のSiC素子の製造方法。

48. 第一のプロセスに於いてSiC表面にイオンを打ち込むことにより、SiC表面近傍に非晶質層を形成し、上記非晶質層を含むSiCを第二のプロセスに於いて酸化する請求項42に記載のSiC素子の製造方法。

49. パターン化された段差とテラスを有する表面により構成され、表

面欠陥密度が 10^8 cm^{-2} 以下であるSiC素子。

50. 少なくとも、n型の炭化珪素結晶がn型のSi基板表面に形成された層状構造を含むSiC素子。

51. n型のSi基板の抵抗率が $10^2 \Omega \cdot \text{cm}$ 以下である請求項50に記載のSiC素子。

52. 少なくとも、n型の炭化珪素結晶がn型のSi基板表面に形成された層状構造を含むショットキーダイオードを含む請求項50に記載のSiC素子。

10

15

20

25

補正書の請求の範囲

[1997年8月13日(13.08.97)国際事務局受理:出願当初の請求の範囲1-52は補正された請求の範囲1-51に置き換えられた。(7頁)]

1. 炭化珪素結晶を酸素雰囲気で加熱し酸化珪素薄膜を炭化珪素結晶表面に形成するプロセスと、前記炭化珪素結晶表面に形成された酸化珪素薄膜をエッティングして取り除き、SiCの清浄表面を露出させるプロセスを含むSiC素子の製造方法。
2. SiC炭化珪素結晶の表面の少なくとも一部にイオン打ち込みしSiC結晶表面近傍に結晶欠陥を導入し非晶質層を形成する第一のプロセスと、上記イオン打ち込みされ欠陥の導入され非晶質層を含むSiC結晶を酸素雰囲気で加熱し酸化珪素薄膜をSiC結晶表面に形成する第二のプロセスと、上記SiC結晶表面に形成された酸化珪素薄膜をエッティングする第三のプロセスを含む請求項1に記載のSiC素子の製造方法。
3. 第一のプロセスに於いてSiC表面に打ち込まれるイオンが、酸素、珪素、炭素、不活性ガス、窒素及び水素から選ばれる少なくとも一つのガスである請求項2に記載のSiC素子の製造方法。
4. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのドーズ量が $10^{14} \text{ ions/cm}^2$ 以上である請求項2に記載のSiC素子の製造方法。
5. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーが1keV以上10MeV以下である請求項2に記載のSiC素子の製造方法。
6. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーを2種類以上選び多重打ち込みする請求項2に記載のSiC素子の製造方法。
7. 第一のプロセスに於いてSiC表面にイオンを打ち込む際、SiCの温度が500°C以下に保たれている請求項2に記載のSiC素子の製造方法。
- 25 8. 第一のプロセスに於いてSiC表面にイオンを打ち込む際、SiC表面の一部がマスクされており、イオン打ち込みされる部分がパターンニン

グされている請求項2に記載のSiC素子の製造方法。

9. 第一のプロセスに於いてSiC表面にイオンを打ち込む際、SiC表面の場所によって打ち込まれるイオンのエネルギー、イオン種及びイオン密度から選ばれる少なくとも一つが異なり、パターンニングされている
5 請求項2に記載のSiC素子の製造方法。
10. エッティング処理により、パターン化された段差とテラスを形成された炭化珪素表面を、酸素雰囲気で加熱し酸化珪素薄膜を炭化珪素結晶表面に形成し、更に上記炭化珪素結晶表面に形成された酸化珪素薄膜をエッティングすることにより、エッティング処理によって導入された欠陥を
10 除去する請求項1に記載のSiC素子の製造方法。
11. エッティング処理がリアクティブイオンエッティング、イオンミリング、プラズマエッティング、レーザーエッティング、機械的切削及び機械的研削から選ばれる少なくとも一種の方法により行われる請求項10に記載のSiC素子の製造方法。
- 15 12. 低温に保ったSi基板表面に炭素を供給し炭素を含む薄膜をSi基板表面に形成する第一のプロセスと、Si基板表面を加熱することによりSi基板と炭素を含む薄膜を固相反応させてSi基板表面を炭化させて炭化珪素を形成する第二のプロセスと、炭化後に炭素と珪素を供給して炭化珪素を成長させる第三のプロセスを含み、Si基板上に炭化珪素結晶膜を得
20 る請求項1に記載のSiC素子の製造方法。
13. 第一のプロセスにおいてSi基板表面を液体窒素温度-195°C以上、600°C以下の温度範囲に保つ請求項12に記載のSiC素子の製造方法。
14. 第一のプロセスによりSi基板表面に形成される薄膜が1原子層以上
20原子層以下の厚みに対応する炭素を含む請求項12に記載のSiC素子の
25 製造方法。
15. 第一のプロセスによりSi基板表面に形成される薄膜が非晶質の炭

素を含む薄膜である請求項12に記載のSiC素子の製造方法。

16. 第一のプロセスにおいてSi基板表面に供給される炭素を含む物質が、少なくとも分子状の炭素を含む請求項12に記載のSiC素子の製造方法。

5 17. 第二のプロセスにおいて、Si基板表面の加熱を800°C以上Siの融点1414°C以下の範囲の温度まで行う請求項12に記載のSiC素子の製造方法。

10 18. 第二のプロセスにおいて、Si基板表面を加熱する際、600°Cから1000°Cの間の昇温速度を500°C/分以下20°C/分以上とする請求項12に記載のSiC素子の製造方法。

19. 少なくとも第一及び第二のプロセスを 10^{-7} Torr以下の真空中で行う請求項12に記載のSiC素子の製造方法。

15 20. 少なくとも第一及び第二のプロセスを真空中の分子線エピタキシ(MBE)プロセスによって行い、第三のプロセス又はその一部を成長速度の速い化学蒸着(CVD)プロセスによって行う請求項12に記載のSiC素子の製造方法。

21. 炭素を供給する前に、Si基板表面から酸化膜を除去し表面を清浄化するプロセスを含む請求項12に記載のSiC素子の製造方法。

22. 清浄化されたSi表面が、Si(001)2x1表面再配列構造を有する請求項21に記載のSiC素子の製造方法。

23. Si基板表面の清浄化プロセスが、 10^{-6} Torr以下の真空中又は水素雰囲気中で800°C以上に加熱する工程を含む請求項21に記載のSiC素子の製造方法。

24. Si基板表面の清浄化プロセスが、基板表面に紫外光を照射する工程を含む請求項21に記載のSiC素子の製造方法。

25. Si基板表面の清浄化プロセスが、オゾンと塩素、塩化物とフッ素

及びフッ化物ガスから選ばれる少なくとも一つの反応性エッチガスにSi基板表面をさらす工程を含む請求項21に記載のSiC素子の製造方法。

26. SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiCを成長させる際、炭化珪素の成長表面で珪素原子が炭素原子に対して常に過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項12に記載のSiC素子の製造方法。

5 27. 3C-SiCの(001)成長表面が2×3及び2×5から選ばれる少なくとも一つの表面再配列をとるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項26に記載のSiC素子の製造方法。

10 28. 3C-SiCの(001)成長表面での珪素原子と炭素原子の存在比が1より大きく2以下の珪素過剰状態となるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項26に記載のSiC素子の製造方法。

15 29. SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiC薄膜を形成する際に、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる測定手段を設け、3C-SiC(001)表面の2×3または2×5構造をモニタし、3倍周期または5倍周期が常に観測されるようにSiC表面での炭素と珪素の存在比を制御する機構を有する装置を用いる請求項26に記載のSiC素子の製造方法。

20 30. SiCの表面に珪素と炭素を供給し(111)面を有する3C-SiCまたは(0001)面を有する α -SiC薄膜を形成する際、SiCの成長表面で炭素原子が珪素原子に対して過剰となるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項12に記載のSiC素子の製造方法。

25 31. 3C-SiCの(111)または α -SiCの(0001)成長表面での珪素原子と炭素原子の割合が1以下0.5以上の炭素過剰状態となるように、SiC表面での炭素と珪素の存在比を制御する請求項30に記載のSiC素子の製造方法。

32. SiCの表面に珪素と炭素を供給し(111)面を有する3C-SiC薄膜また

は(0001)面を有する α -SiC薄膜を形成する際、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる測定手段を設け、3C-SiC(111)表面状態を観測しSiC表面での炭素と珪素の存在比を制御し、SiC以外の結晶成長を抑制する機構を有する装置を用いる請求項30に記載のSiC素子の
5 製造方法。

33. 炭化珪素薄膜をSi基板表面に成長させる際に用いるSi基板表面が
、Si(001)のミスカット(mis cut)面であり、ミスカット(mis cut)によっ
て生ずるステップエッジの方向とSi[110]結晶軸方向とのなす角が0-30
度の間であり、かつ異方性を有し、テラスとステップを含む請求項1に
10 記載のSiC素子の製造方法。

34. Si基板表面のテラスの幅が0.5nm以上100nm以下である請求項33に
記載のSiC素子の製造方法。

35. Si基板表面に、エッチング処理により凸凹を形成し、異方性を有
するテラスとステップを導入する請求項33に記載のSiC素子の製造方法
15 。

36. SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiCを成長さ
せる際、炭化珪素の成長表面で珪素原子が炭素原子に対して常に過剰と
なるように、炭化珪素表面での炭素と珪素の存在比を制御する請求項33
に記載のSiC素子の製造方法。

20 37. 3C-SiCの(001)成長表面が2 x 3及び2 x 5から選ばれる少なくと
も一つの表面再配列をとるように、炭化珪素表面での炭素と珪素の存在
比を制御する請求項36に記載のSiC素子の製造方法。

38. 3C-SiCの(001)成長表面での珪素原子と炭素原子の存在比が1より
大きく2以下の珪素過剰状態となるように、炭化珪素表面での炭素と珪
素の存在比を制御する請求項36に記載のSiC素子の製造方法。

25 39. SiCの表面に珪素と炭素を供給し(001)面を有する3C-SiC薄膜を形

成する際、SiC形成装置内に炭化珪素の表面構造が成長中に評価できる測定手段を設け、3C-SiC(001)表面の2 x 3または2 x 5構造をモニタし、3倍周期または5倍周期が常に観測されるようにSiC表面での炭素と珪素の存在比を制御する機構を有する装置を用いる請求項37に記載の
5 SiC素子の製造方法。

40. SiC炭化珪素結晶の表面にイオン打ち込みし炭化珪素結晶中に結晶欠陥を導入する第一のプロセスと、上記イオン打ち込みされ欠陥の導入された炭化珪素結晶基板を酸素雰囲気で加熱し酸化珪素薄膜を形成する第二のプロセスを含む請求項1に記載のSiC素子の製造方法。

10 41. 第一のプロセスに於いてSiC表面に打ち込まれるイオンが酸素、珪素、炭素、不活性ガス、窒素、水素から選ばれる少なくとも一つのイオンである請求項40に記載のSiC素子の製造方法。

42. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのドーズ量が $10^{14} \text{ ions/cm}^2$ 以上である請求項40に記載のSiC素子の製造方法。

15 43. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーが1keV以上10MeV以下である請求項40に記載のSiC素子の製造方法。

44. 第一のプロセスに於いてSiC表面に打ち込まれるイオンのエネルギーを2種類以上選び多重打ち込みする請求項40に記載のSiC素子の製造方法。

20 45. 第一のプロセスに於いてSiC表面にイオンを打ち込む際、SiCが500°C以下に保たれている請求項40に記載のSiC素子の製造方法。

46. 第一のプロセスに於いてSiC表面にイオンを打ち込むことにより、SiC表面近傍に非晶質層を形成し、上記非晶質層を含むSiCを第二のプロセスに於いて酸化する請求項40に記載のSiC素子の製造方法。

25 47. Si基板上に形成されたSiC炭化珪素膜の3C-SiC[110](Si(下)C(上))方向が、基板の異方性を有するSi[110]方向のうちステップエッジによ

ってより短く分断されている方のSi[110]方向と平行であるSiC素子。

48. パターン化された段差とテラスを有する表面により構成され、表面欠陥密度が 10^8 cm^{-2} 以下である請求項47に記載のSiC素子。

49. n型の炭化珪素結晶がn型のSi基板表面に形成された層状構造を5さらに含む請求項47に記載のSiC素子。

50. n型のSi基板の抵抗率が $10^2 \Omega \cdot \text{cm}$ 以下である請求項49に記載のSiC素子。

51. 少なくとも、n型の炭化珪素結晶がn型のSi基板表面に形成された層状構造とショットキーダイオードを含む請求項49に記載のSiC素子

10

。

15

20

25

条約19条に基づく説明書

1. サーチレポートで指摘された全公知例との相違を明確にするため、請求項1の「酸化珪素薄膜をエッティングするプロセス」を、「酸化珪素薄膜をエッティングして取り除き、SiCの清浄表面を露出させるプロセス」と補正した。この補正は、当初明細書の7頁17~26行の記載を根拠にしている。これにより本発明は、前記引例にはない「欠陥部の除去」という特別の作用・効果を発揮できる（当初明細書の7頁17~26行参照）。
2. 当初の請求項8は請求項2に合体させたため、削除した。
3. 当初の請求項36と37は削除し、当初の請求項34に合体させ、補正後の請求項33とした。
4. 補正後の請求項35は、当初明細書の34頁23行~35頁4行の記載を根拠としている。
5. 補正後の請求項47は、当初明細書の32頁15行~34頁8行の記載を根拠としている。

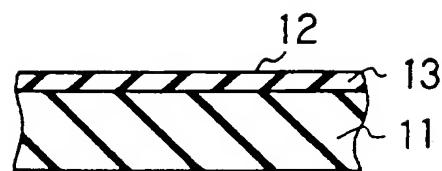


FIG. 1 A

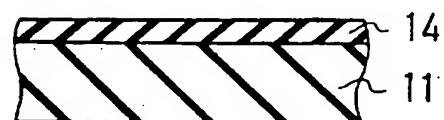


FIG. 1 B



FIG. 1 C

FIG. 2A

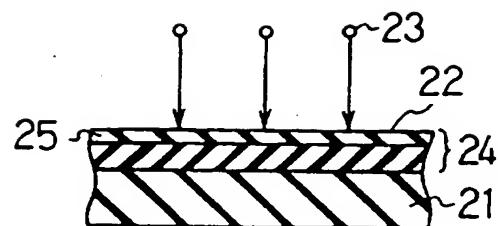


FIG. 2B

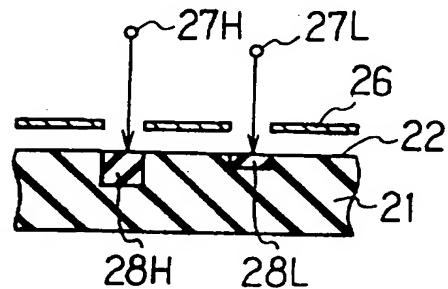


FIG. 2C

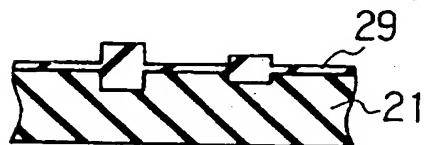


FIG. 2D

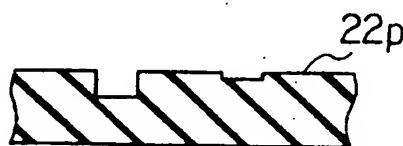


FIG. 2E

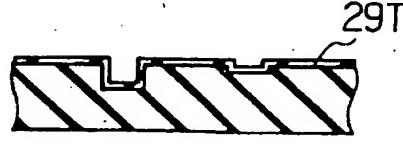


FIG. 3A

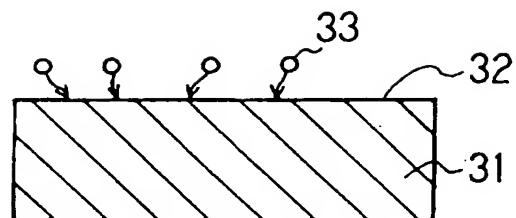


FIG. 3B

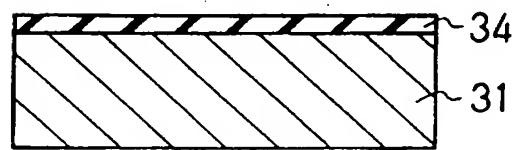
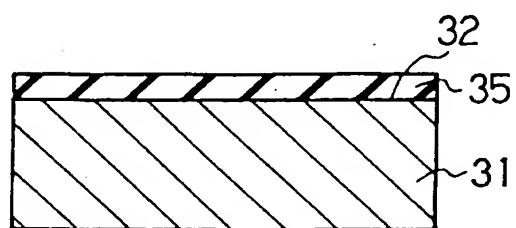


FIG. 3C



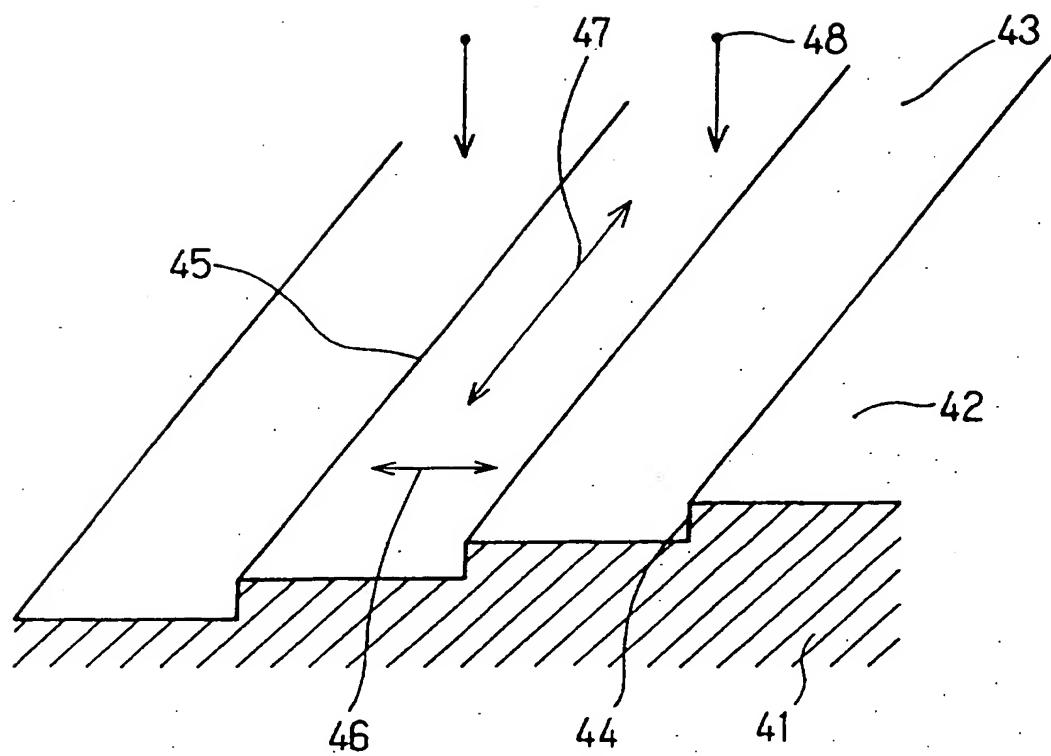


FIG. 4

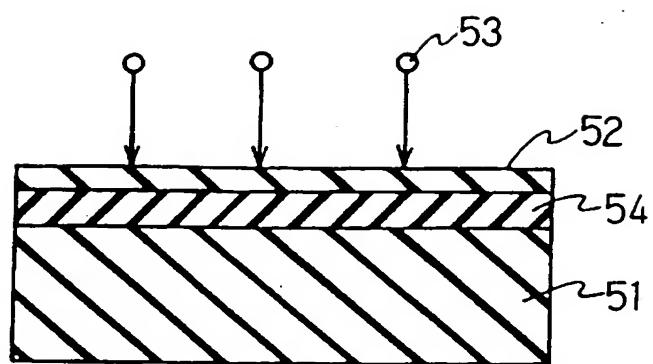


FIG. 5

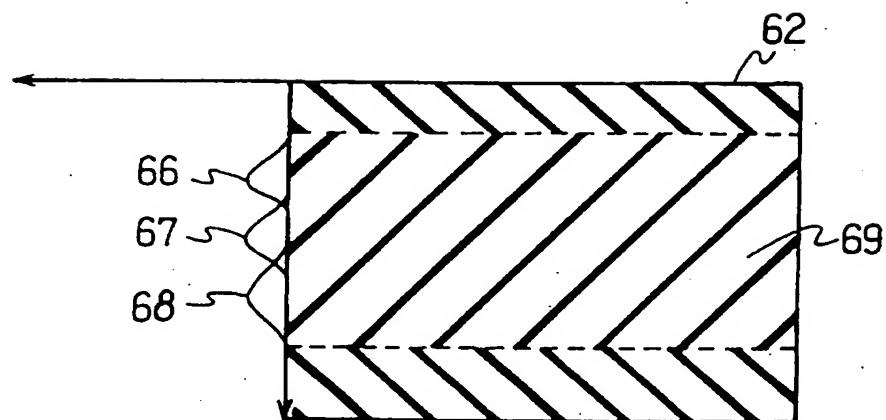


FIG. 6

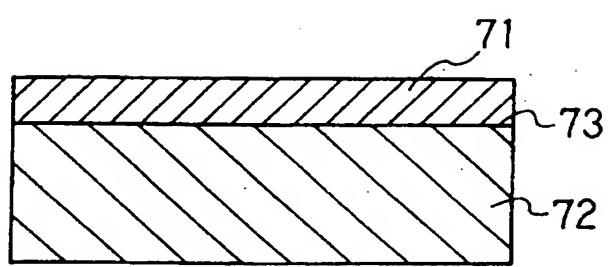


FIG. 7

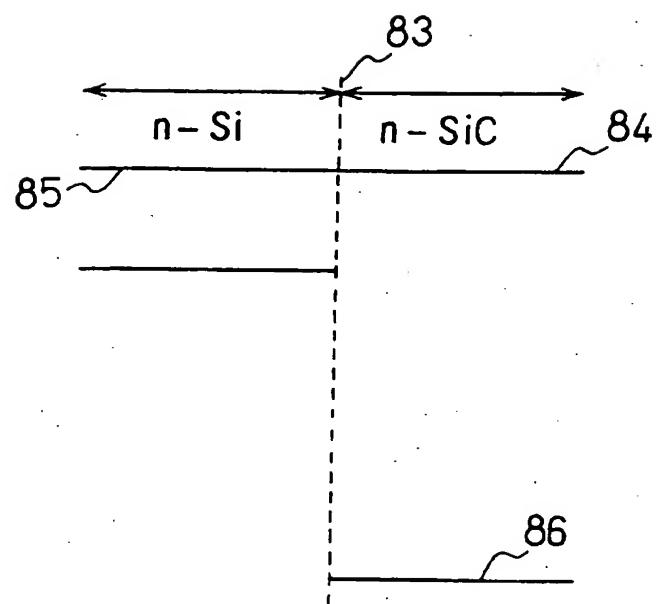
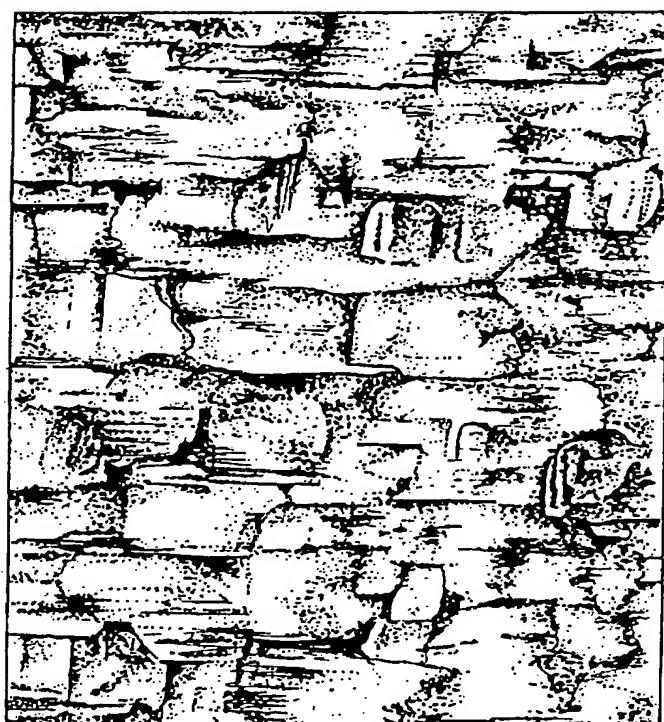
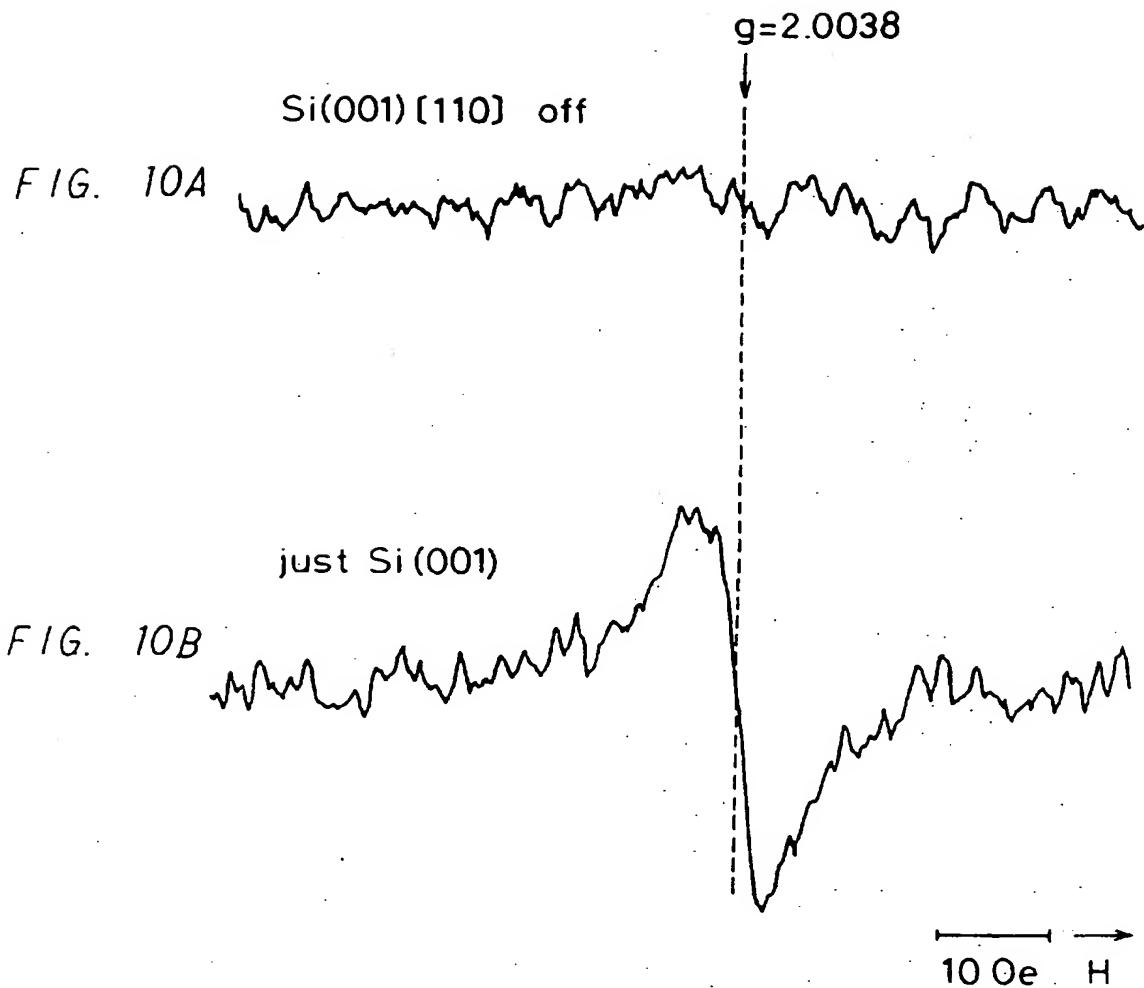


FIG. 8



300nm

FIG. 9



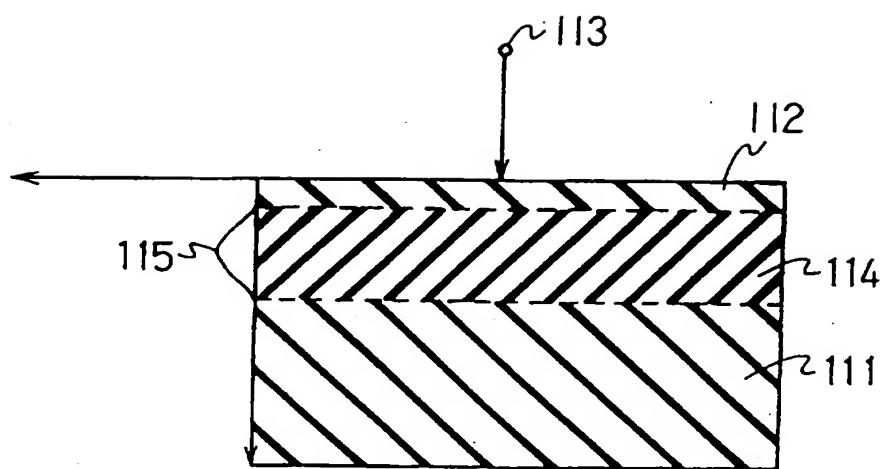


FIG. 11

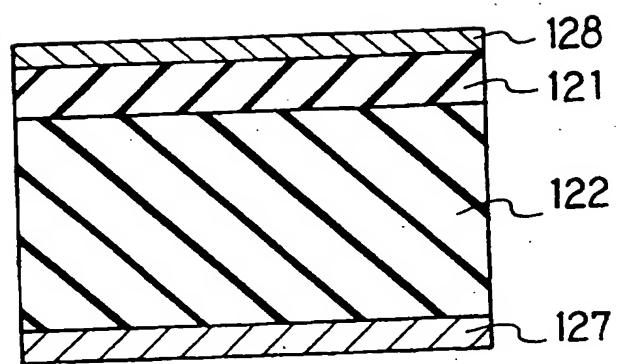


FIG. 12

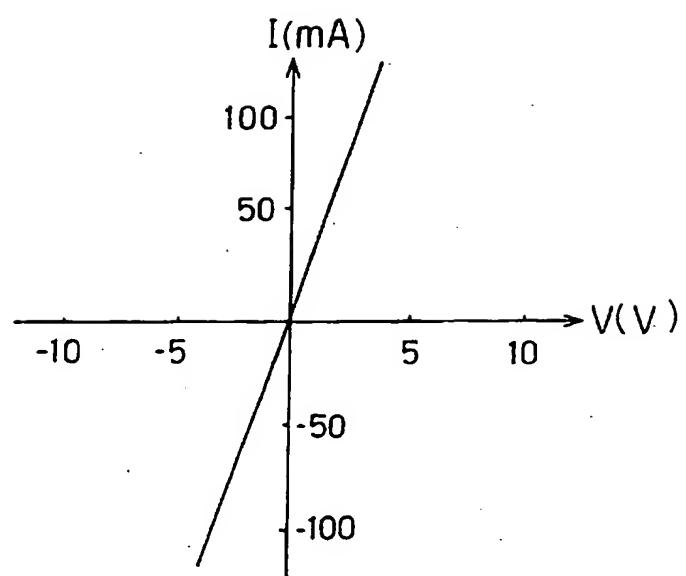


FIG. 13

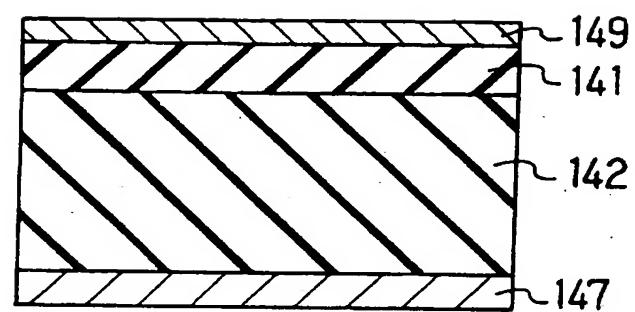


FIG. 14

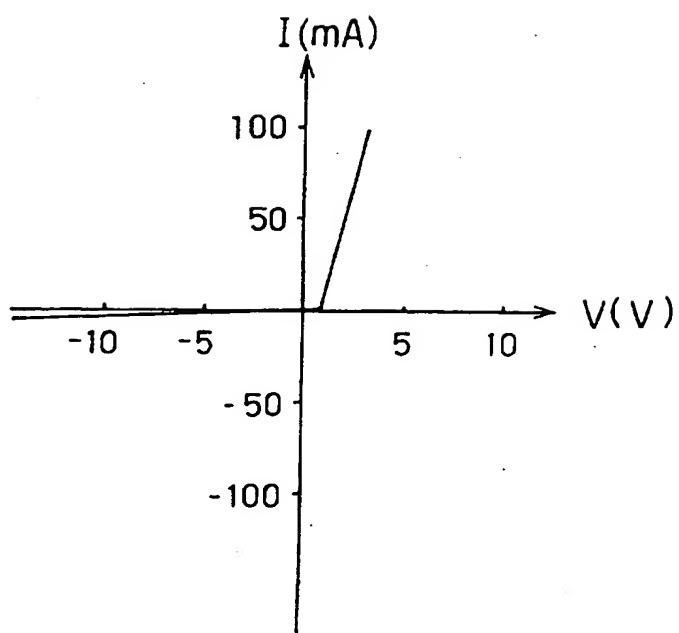


FIG. 15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/00855

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ H01L21/205

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ H01L21/205, H01L21/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1964 - 1996
Kokai Jitsuyo Shinan Koho	1971 - 1995
Toroku Jitsuyo Shinan Koho	1994 - 1996

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 07-240409, A (Fuji Electric Co., Ltd.), September 12, 1995 (12. 09. 95) (Family: none)	1-9, 42-48
Y	Par. Nos. 4 to 14	11, 12, 34, 38-41, 49
Y	JP, 02-180796, A (Sharp Corp.), July 13, 1990 (13. 07. 90) & US, 5279701 (18. 01. 94) Page 2, upper right column, line 16 to page 5, lower left column, line 14	11, 12, 34, 38-41, 49
Y	JP, 07-172997, A (Matsushita Electric Industrial Co., Ltd.), July 11, 1995 (11. 07. 95) (Family: none) Par. Nos. 7 to 24	13-16, 18, 20, 22-24, 27-33
Y	JP, 02-177534, A (Fujitsu Ltd.), July 10, 1990 (10. 07. 90) (Family: none) Page 3, upper right column, line 17 to lower left column, line 12	13-16, 18, 20, 22-33

 Further documents are listed in the continuation of Box C. See patent family annex.

- Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search
June 10, 1997 (10. 06. 97)

Date of mailing of the international search report

June 17, 1997 (17. 06. 97)

Name and mailing address of the ISA/
Japanese Patent Office
Facsimile No.

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/00855

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 07-131067, A (Sanyo Electric Co., Ltd.), May 19, 1995 (19. 05. 95) (Family: none) Par. Nos. 7 to 32	36, 37
Y	JP, 62-33422, A (Fujitsu Ltd.), February 13, 1987 (13. 02. 87) (Family: none) Page 3, upper right column, line 3 to lower right column, line 11	13-16, 18, 20, 22-33
Y	JP, 63-139096, A (Sharp Corp.), June 10, 1988 (10. 06. 88), (& US, 4865659), (12. 08. 89), Page 2, lower right column, line 13 to page 3, lower left column, line 14	50 - 52
EX	JP, 08-236445, A (International Business Machines Corp.), September 13, 1996 (13. 09. 96) & US, 5563428 (08. 10. 96)	13, 14, 16-18, 20, 21
X	JP, 60-136223, A (Sharp Corp.), July 19, 1985 (19. 07. 85), & US, 4762806 (09. 08. 88)	50, 52
Y	& DE, 3446961 (18. 07. 85)	51
Y	JP, 03-127839, A (Fujitsu Ltd.), May 30, 1991 (30. 05. 91), Page 2, upper right column, line 9 to page 3, upper left column, line 18	22 - 26

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁶ H01L21/205

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁶ H01L21/205
Int. Cl⁶ H01L21/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1964-1996年
日本国公開実用新案公報 1971-1995年
日本国登録実用新案公報 1994-1996年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

WPI

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P、07-240409、A(富士電機株式会社)、12. 9月95年 (12. 09. 95)、(ファミリーなし)	1-9、 42-48
Y	第4~14パラグラフ	11,12,34,38-41、 49
Y	J P、02-180796、A(シャープ株式会社)、13. 7月90年 (13. 07. 90)、& US5279701(18. 01. 94) 第2頁右上欄第16行~第5頁左下欄第14行	11,12,34,38-41、 49
Y	J P、07-172997、A(松下電器産業株式会社)、11. 7月95年 (11. 07. 95)、(ファミリーなし) 第7~24パラグラフ	13-16,18、 20,22-24、 27-33
Y	J P、02-177534、A(富士通株式会社)、10. 7月90年 (10. 07. 90)、(ファミリーなし) 第3頁右上欄第17行~左下欄第12行	13-16,18、 20,22-33

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」先行文献ではあるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日

10. 06. 97

国際調査報告の発送日

17.06.97

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号 100
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

今井 淳一 印

4M 9055

電話番号 03-3581-1101 内線 3464

C(続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
A	JP、07-131067、A(三洋電機株式会社)、19.5月95年 (19.05.95)、(ファミリーなし) 第7~32パラグラフ	36,37
Y	JP、62-33422、A(富士通株式会社)、13.2月87年 (13.02.87)、(ファミリーなし) 第3頁右上欄第3行~右下欄第11行	13-16,18, 20,22-33
Y	JP、63-139096、A(シャープ株式会社)、10.6月88年 (10.06.88),(&US4865659),(12.09.89) 第2頁右下欄第13行~第3頁左下欄第14行	50-52
EX	JP、08-236445、A(イクナショナルヒジ・ネスマシン・コーポ・レイション)、13.9月96年 (13.09.96)、&US5563428(08.10.96)	13,14,16-18,20 21
X	JP、60-136223、A(シャープ株式会社)、19.7月85年 (19.07.85)、&US4762806(09.08.88)	50,52
Y	&DE3446961(18.07.85)	51
Y	JP、03-127829、A(富士通株式会社)、30.5月91年 (30.05.91) 第2頁右上欄第9行~第3頁左上欄第18行	22-26